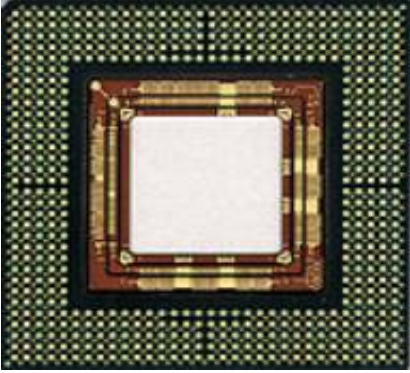
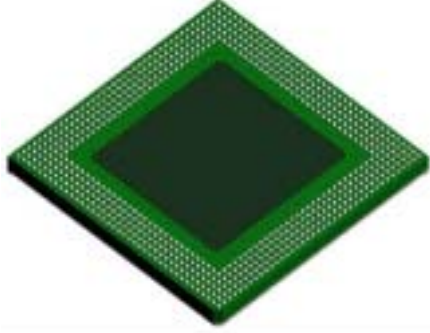
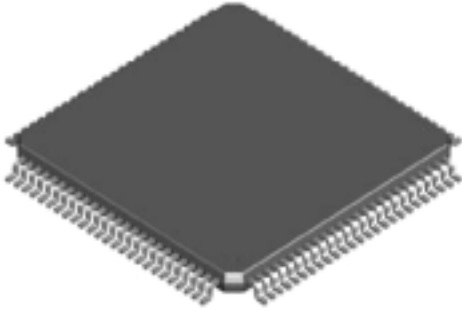
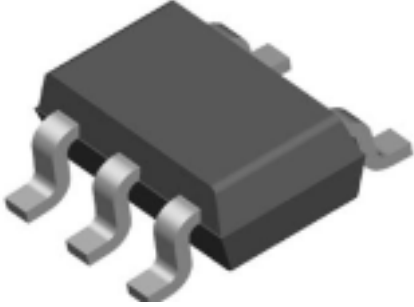
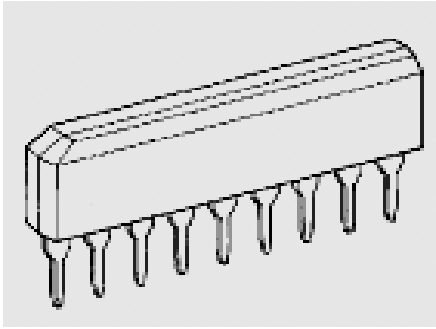
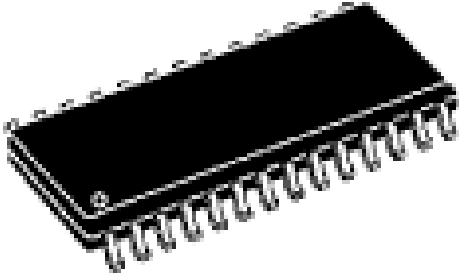
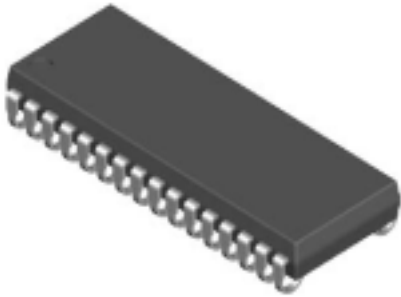
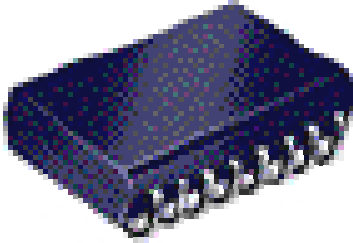
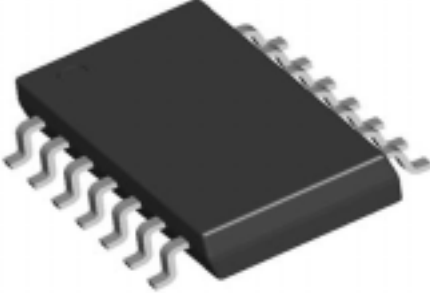
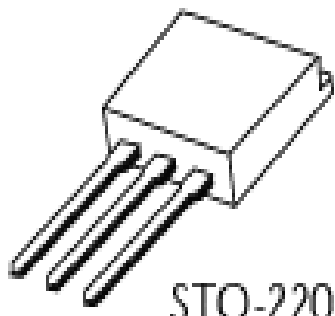
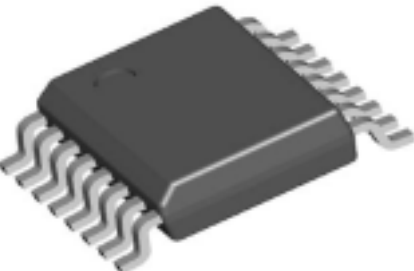
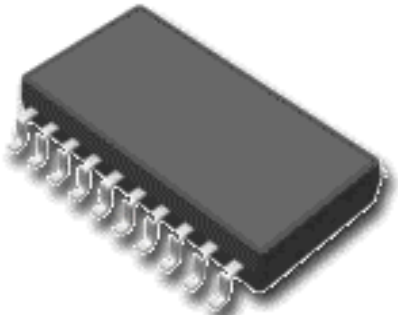
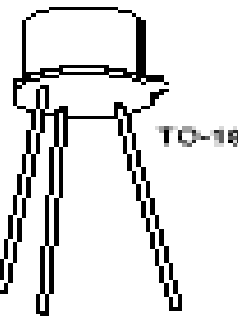
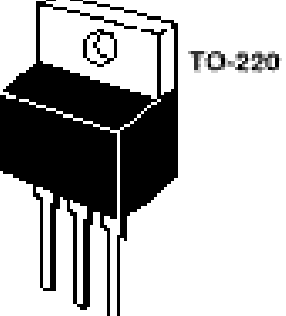
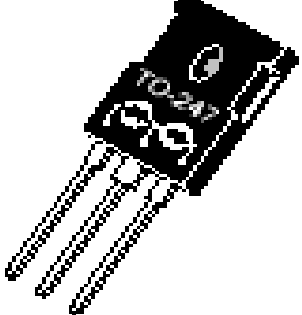
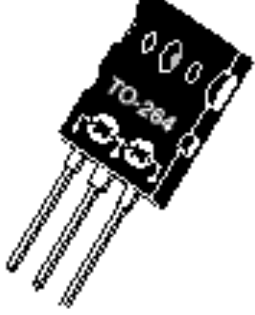
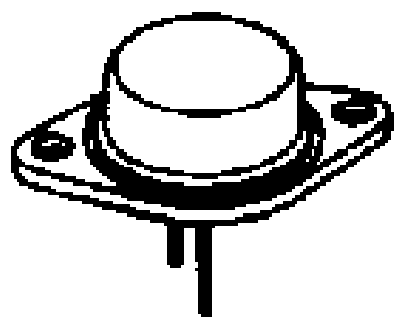


## IC 封装大全

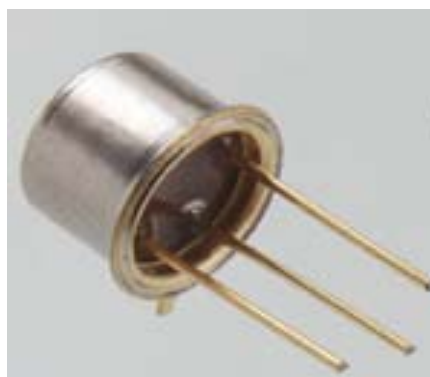
### IC 封装形式图片介绍

	<p>BGA Ball Grid Array</p> <p>球栅阵列,面阵列封装</p>		<p>EBGA 680L</p>
	<p>TQFP 100L</p> <p>方形扁平封装</p>		<p>SC-70 5L</p>
	<p>SIP Single Inline Package</p> <p>单列直插封装</p>		<p>SOP Small Outline Package</p>
	<p>SOJ 32L</p> <p>J形引线小外形封装</p>		<p>SOJ</p>

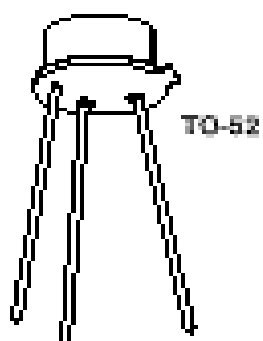
	SOP EIAJ TYPE II 14L 小外形封装		SOT220
	SSOP 16L		SSOP
	TO-18		TO-220
	TO-247		TO-264



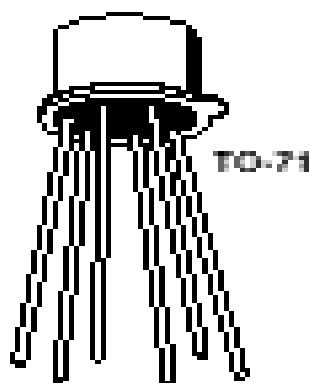
TO3



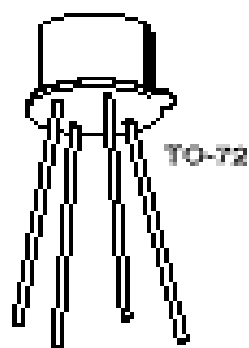
TO52



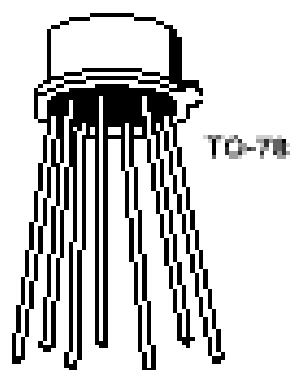
TO52



TO71



TO72



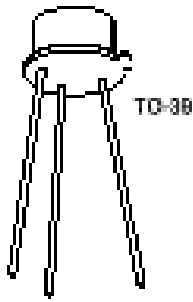
TO78



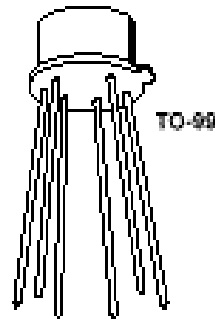
TO8



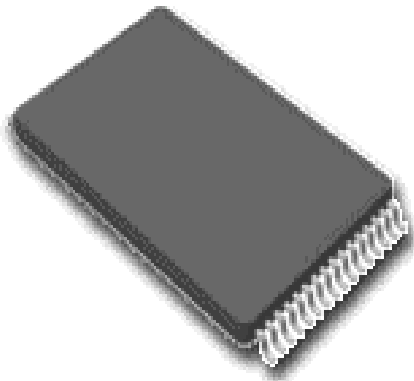
TO92



TO93



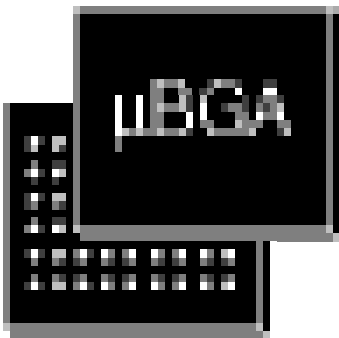
TO99



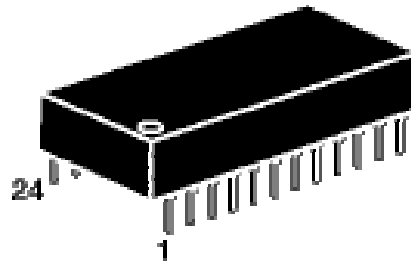
TSOP  
Thin Small  
Outline  
Package



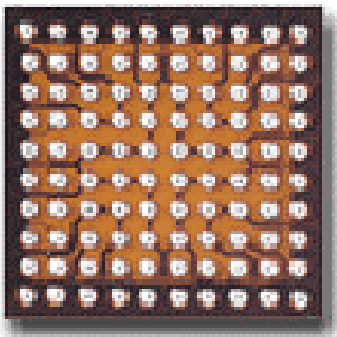
TSSOP or  
TSOP II  
Thin Shrink  
Outline  
Package



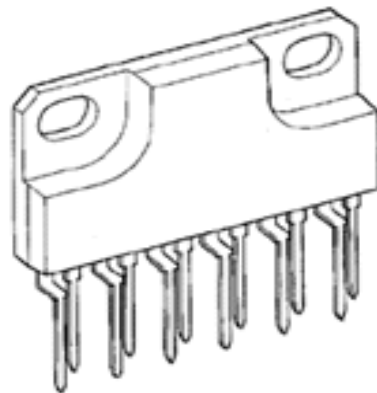
uBGA  
Micro Ball Grid  
Array



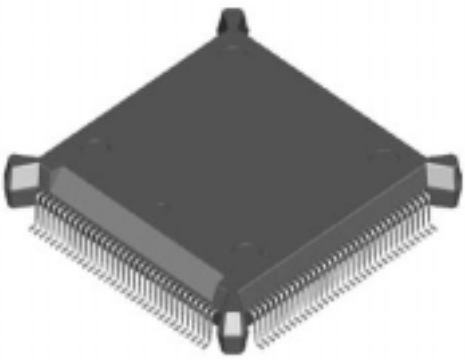
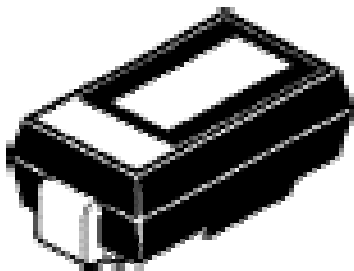
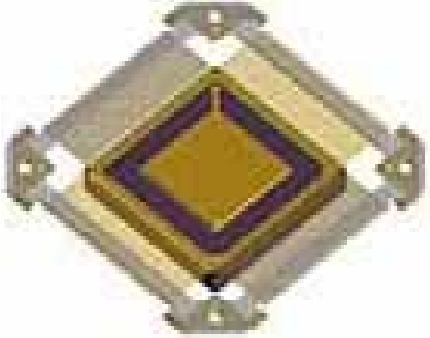

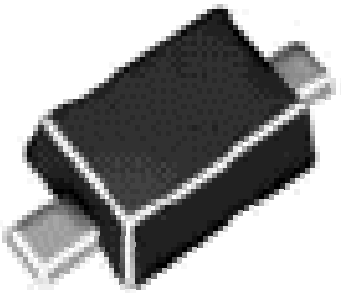
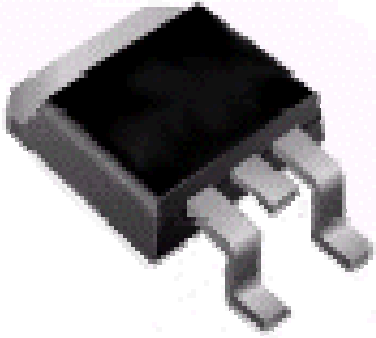
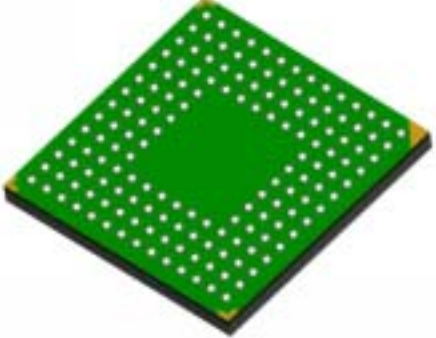
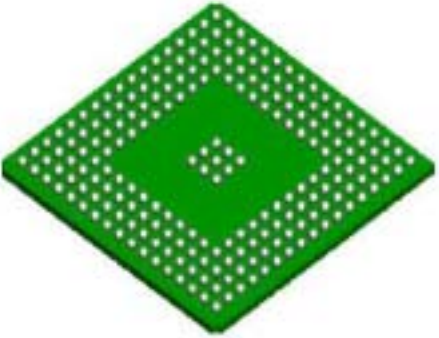
ZIP  
Zig-Zag Inline  
Package


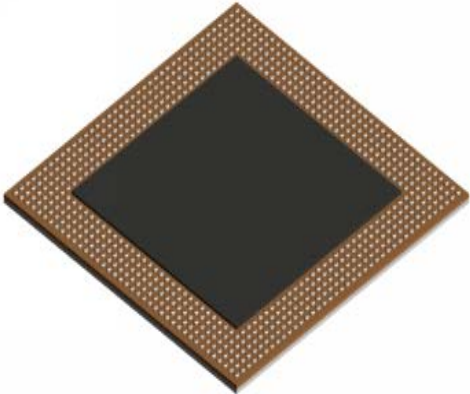
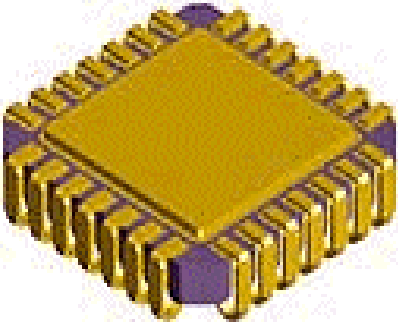
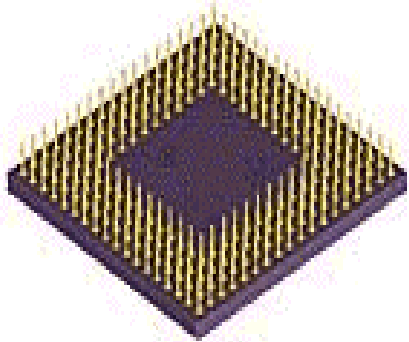
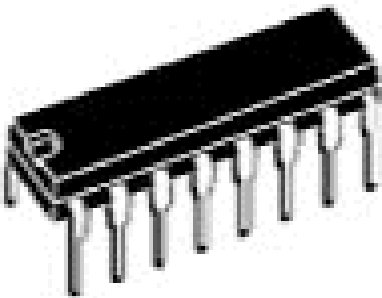
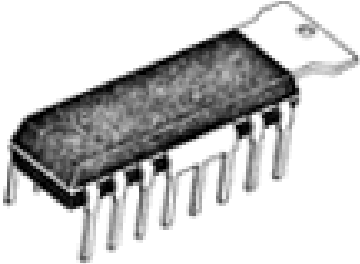
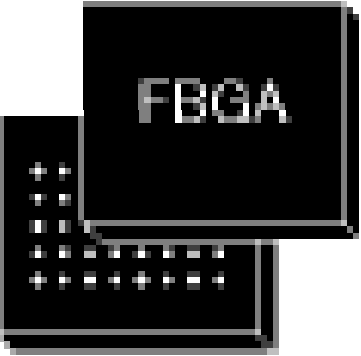
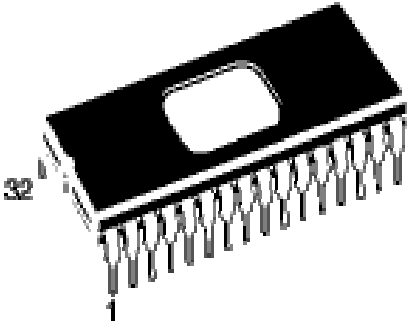


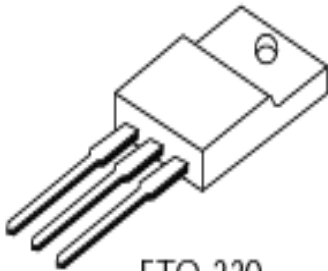
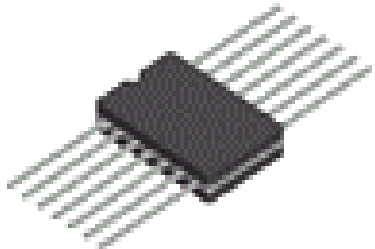
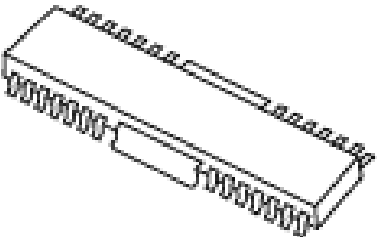
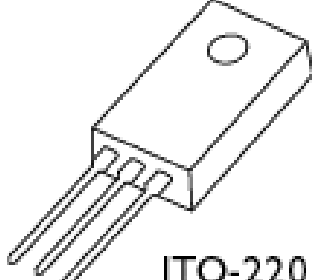
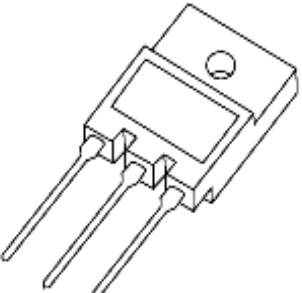
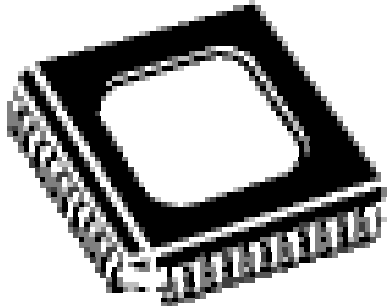
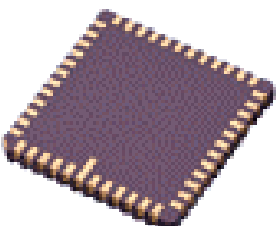
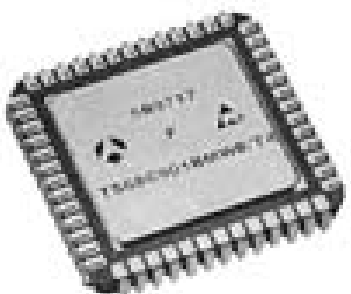
uBGA  
Micro Ball Grid  
Array

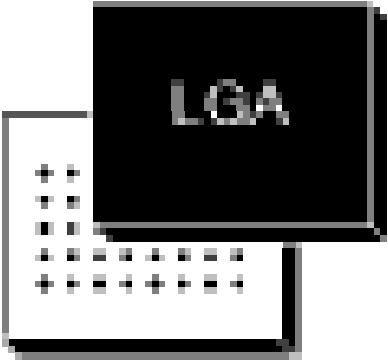

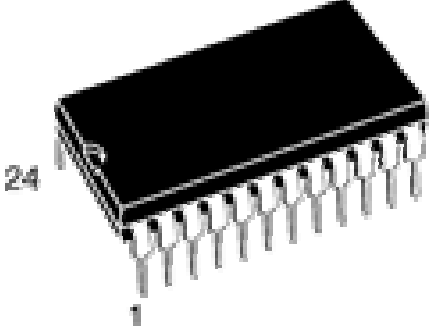
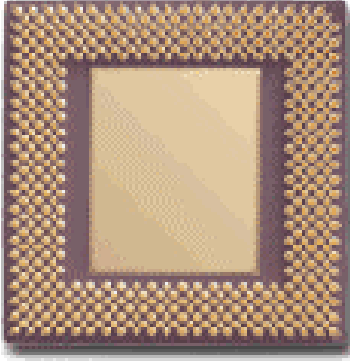
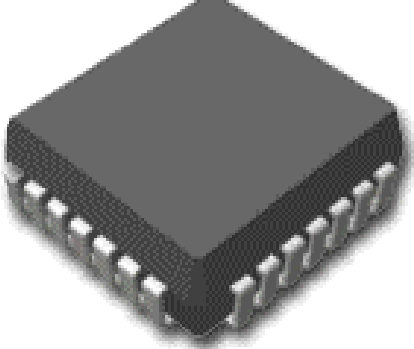
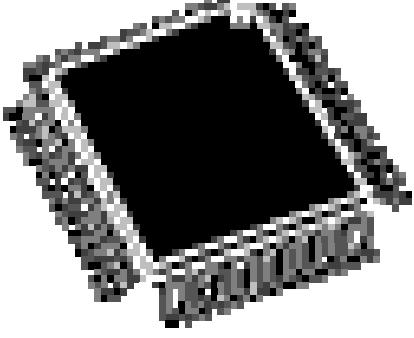

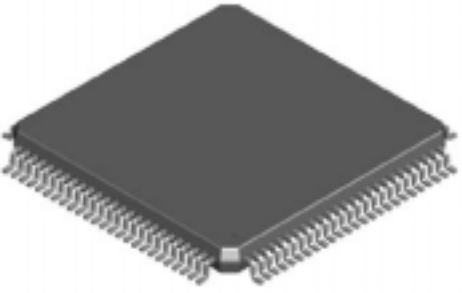


ZIP  
Zig-Zag Inline  
Package


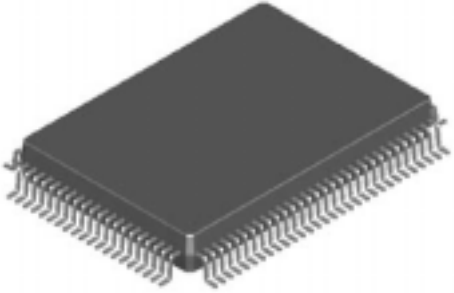
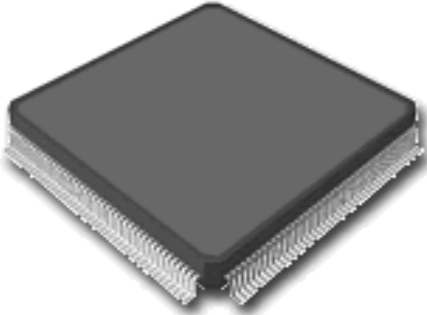
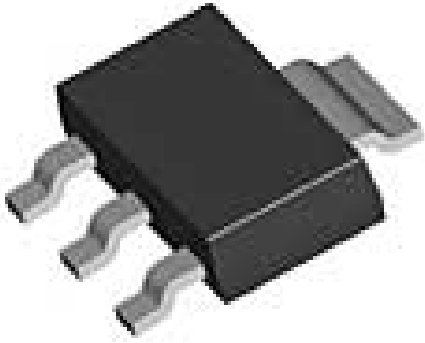
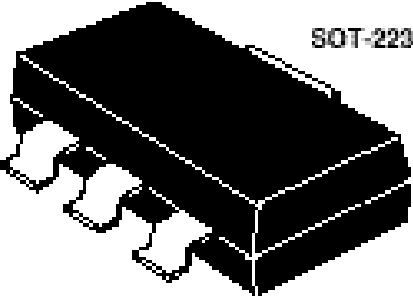


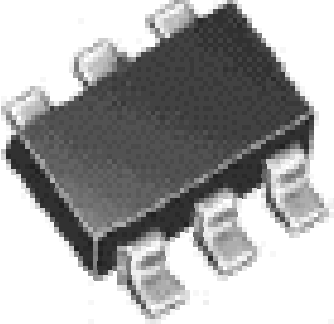
	BQFP132		C-Bend Lead
	CERQUAD Ceramic Quad Flat Pack		Ceramic Case
	Gull Leads      Wing		TO263/TO268
	LBGA 160L		PBGA 217L Plastic Ball Grid Array

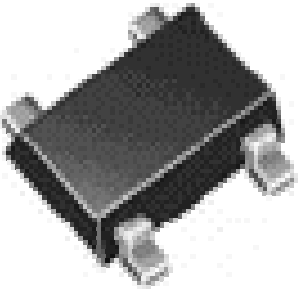
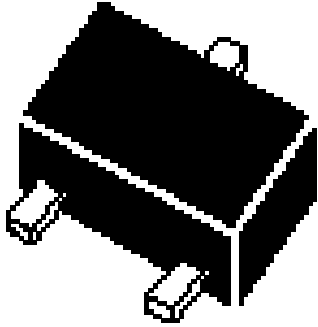

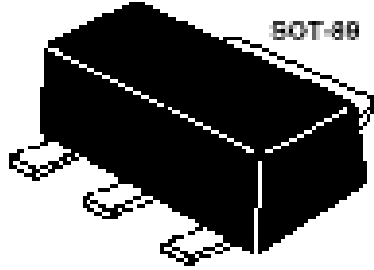
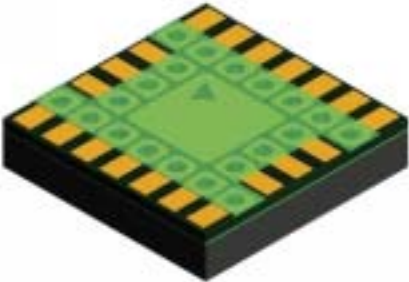



	SBGA 192L		TSBGA 680L
	CLCC		CPGA Ceramic Pin Grid Array
	DIP Dual Inline Package  双列直插封装		DIP-tab Dual Inline Package with Metal Heatsink
	FBGA		FDIP

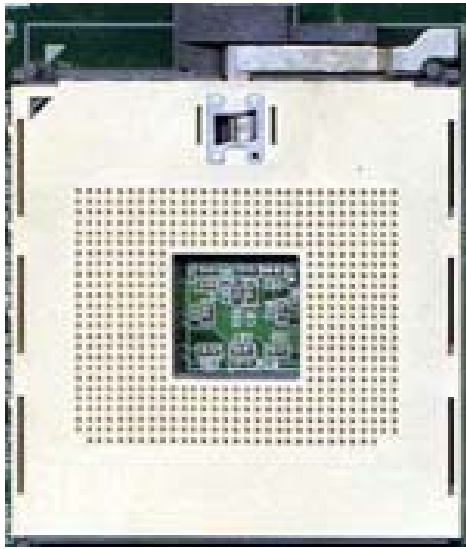
 <p>FTO-220</p>	FTO220		Flat Pack
 <p>HSOP-28</p>	HSOP28	 <p>ITO-220</p>	ITO220
 <p>ITO-3P</p>	ITO3p		JLCC
	LCC		LDCC

 <p>A diagram of a Leadless Grid Array (LGA) package. It shows a square chip with a grid of small square pads on its top surface. Below the chip, a separate grid of pads is shown, representing the carrier or substrate it would be mounted on.</p>	<p>LGA</p>	 <p>A perspective view of a Leadless Quad Flat Pack (LQFP) package. It is a square chip with a dense array of small, square pads around its perimeter.</p>	<p>LQFP</p>
 <p>A perspective view of a Plastic Quad Flat Pack (PCDIP) package. It is a rectangular chip with a long row of pins on one side. The number '24' is printed on the top left corner, and the number '1' is printed on the bottom left corner.</p>	<p>PCDIP</p>	 <p>A perspective view of a Pin Grid Array (PGA) package. It is a square chip with a dense grid of pins on its top surface.</p>	<p>PGA Plastic Pin Grid Array</p>
 <p>A perspective view of a Plastic Leadless Chip Carrier (PLCC) package. It is a square chip with a grid of pins on its top surface.</p>	<p>PLCC 有引线塑料芯 片载体</p>	 <p>A perspective view of a Plastic Quad Flat Pack (PQFP) package. It is a square chip with a dense array of pins around its perimeter.</p>	<p>PQFP</p>
 <p>A perspective view of a Plastic Small Outline Quad Flat Pack (PSDIP) package. It is a rectangular chip with a long row of pins on one side. The number '8' is printed on the top left corner, and the number '1' is printed on the bottom left corner.</p>	<p>PSDIP</p>	 <p>A perspective view of a Leadless Quad Flat Pack (LQFP 100L) package. It is a square chip with a dense array of pins around its perimeter.</p>	<p>LQFP 100L</p>

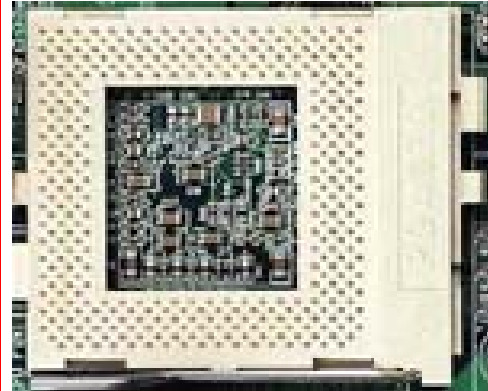


	METAL QUAD 100L		PQFP 100L
	QFP Quad Package Flat		SOT223
	SOT223		SOT23
	SOT23/ SOT323		SOT26/ SOT363

	SOT343		SOT523
	SOT89		SOT89
	LAMINATE TCSP 20L Chip Scale Package		TO252
	SO DIMM Small Outline Dual In-line Memory Module		SIMM30 Single In-line Memory Module



Socket 603  
Foster



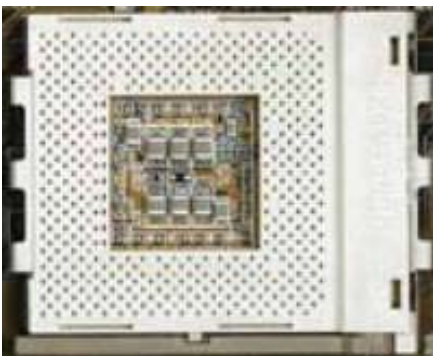
SOCKET 370  
For intel 370  
pin PGA  
Pentium III &  
Celeron CPU



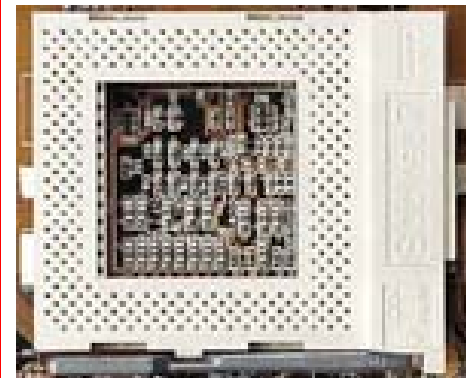
PCI 64bit 3.3V  
Peripheral  
Component  
Interconnect



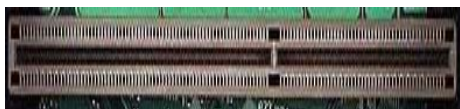
SIMM72  
Single In-line  
Memory  
Module



SOCKET  
462/SOCKET A  
For PGA AMD  
Athlon &  
Duron CPU



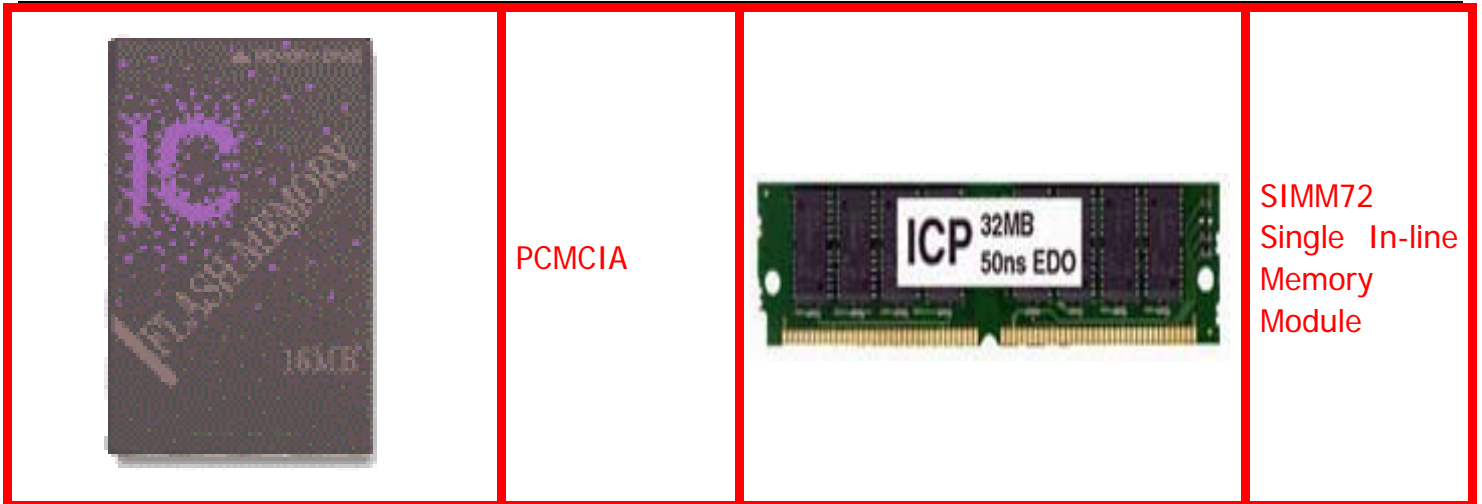
SOCKET 7  
For intel  
Pentium &  
MMX Pentium  
CPU



SLOT 1  
For intel  
Pentium II  
Pentium III &  
Celeron CPU



SLOT A  
For AMD  
Athlon CPU



## IC 封装形式文字介绍

### 1、BGA(ball grid array)

球形触点阵列，表面贴装型封装之一。在印刷基板的背面按阵列方式制作出球形凸点用以代替引脚，在印刷基板的正面装配 LSI 芯片，然后用模压树脂或灌封方法进行密封。也称为凸点阵列载体(PAC)。引脚可超过 200，是多引脚 LSI 用的一种封装。

封装本体也可做得比 QFP(四侧引脚扁平封装)小。例如，引脚中心距为 1.5mm 的 360 引脚 BGA 仅为 31mm 见方；而引脚中心距为 0.5mm 的 304 引脚 QFP 为 40mm 见方。而且 BGA 不用担心 QFP 那样的引脚变形问题。

该封装是美国 Motorola 公司开发的，首先在便携式电话等设备中被采用，今后在美国有可能在个人计算机中普及。最初，BGA 的引脚(凸点)中心距为 1.5mm，引脚数为 225。现在也有一些 LSI 厂家正在开发 500 引脚的 BGA。

BGA 的问题是回流焊后的外观检查。现在尚不清楚是否有效的外观检查方法。有的认为，由于焊接的中心距较大，连接可以看作是稳定的，只能通过功能检查来处理。

美国 Motorola 公司把用模压树脂密封的封装称为 OMPAC，而把灌封方法密封的封装称为 GPAC(见 OMPAC 和 GPAC)。

### 2、BQFP(quad flat package with bumper)

带缓冲垫的四侧引脚扁平封装。QFP 封装之一，在封装本体的四个角设置突起(缓冲垫)以防止在运送过程中引脚发生弯曲变形。美国半导体厂家主要在微处理器和 ASIC 等电路中采用此封装。引脚中心距 0.635mm，引脚数从 84 到 196 左右(见 QFP)。

### 3、碰焊 PGA(butt joint pin grid array)

表面贴装型 PGA 的别称(见表面贴装型 PGA)。

### 4、C - (ceramic)

表示陶瓷封装的记号。例如，CDIP 表示的是陶瓷 DIP。是在实际中经常使用的记号。

### 5、Cerdip

用玻璃密封的陶瓷双列直插式封装，用于 ECL RAM，DSP(数字信号处理器)等电路。带有玻璃窗口的 Cerdip 用于紫外线擦除型 EPROM 以及内部带有 EPROM 的微机电路等。引脚中心距 2.54mm，引脚数从 8 到 42。在日本，此封装表示为 DIP - G(G 即玻璃密封的意思)。

### 6、Cerquad

表面贴装型封装之一，即用下密封的陶瓷 QFP，用于封装 DSP 等的逻辑 LSI 电路。带有窗口的 Cerquad 用于封装 EPROM 电路。散热性比塑料 QFP 好，在自然空冷条件下可容许 1.5 ~ 2W 的功率。但封装成本比塑料 QFP 高 3 ~ 5 倍。引脚中心距有 1.27mm、0.8mm、0.65mm、0.5mm、

0.4mm 等多种规格。引脚数从 32 到 368。

7、CLCC(ceramic leaded chip carrier)

带引脚的陶瓷芯片载体，表面贴装型封装之一，引脚从封装的四个侧面引出，呈丁字形。带有窗口的用于封装紫外线擦除型 EPROM 以及带有 EPROM 的微机电路等。此封装也称为 QFJ、QFJ - G(见 QFJ)。

8、COB(chip on board)

板上芯片封装，是裸芯片贴装技术之一，半导体芯片交接贴装在印刷线路板上，芯片与基板的电气连接用引线缝合方法实现，芯片与基板的电气连接用引线缝合方法实现，并用树脂覆盖以确保可靠性。虽然 COB 是最简单的裸芯片贴装技术，但它的封装密度远不如 TAB 和倒片焊技术。

9、DFP(dual flat package)

双侧引脚扁平封装。是 SOP 的别称(见 SOP)。以前曾有此称法，现在已基本不用。

10、DIC(dual in-line ceramic package)

陶瓷 DIP(含玻璃密封)的别称(见 DIP)。

11、DIL(dual in-line)

DIP 的别称(见 DIP)。欧洲半导体厂家多用此名称。

12、DIP(dual in-line package)

双列直插式封装。插装型封装之一，引脚从封装两侧引出，封装材料有塑料和陶瓷两种。

DIP 是最普及的插装型封装，应用范围包括标准逻辑 IC，存储器 LSI，微机电路等。

引脚中心距 2.54mm，引脚数从 6 到 64。封装宽度通常为 15.2mm。有的把宽度为 7.52mm 和 10.16mm 的封装分别称为 skinny DIP 和 slim DIP(窄体型 DIP)。但多数情况下并不加区分，只简单地统称为 DIP。另外，用低熔点玻璃密封的陶瓷 DIP 也称为 cerdip(见 cerdip)。

13、DSO(dual small out-line)

双侧引脚小外形封装。SOP 的别称(见 SOP)。部分半导体厂家采用此名称。

14、DICP(dual tape carrier package)

双侧引脚带载封装。TCP(带载封装)之一。引脚制作在绝缘带上并从封装两侧引出。由于利用的是 TAB(自动带载焊接)技术，封装外形非常薄。常用于液晶显示驱动 LSI，但多数为定制品。另外，0.5mm 厚的存储器 LSI 簿形封装正处于开发阶段。在日本，按照 EIAJ(日本电子机械工业)会标准规定，将 DICP 命名为 DTP。

15、DIP(dual tape carrier package)

同上。日本电子机械工业会标准对 DTCP 的命名(见 DTCP)。

16、FP(flat package)

扁平封装。表面贴装型封装之一。QFP 或 SOP(见 QFP 和 SOP)的别称。部分半导体厂家采用此名称。

17、flip-chip

倒焊芯片。裸芯片封装技术之一，在 LSI 芯片的电极区制作好金属凸点，然后把金属凸点与印刷基板上的电极区进行压焊连接。封装的占有面积基本上与芯片尺寸相同。是所有封装技术中体积最小、最薄的一种。

但如果基板的热膨胀系数与 LSI 芯片不同，就会在接合处产生反应，从而影响连接的可靠性。因此必须用树脂来加固 LSI 芯片，并使用热膨胀系数基本相同的基板材料。

18、FQFP(fine pitch quad flat package)

小引脚中心距 QFP。通常指引脚中心距小于 0.65mm 的 QFP(见 QFP)。部分半导体厂家采用此名称。

19、CPAC(globe top pad array carrier)

美国 Motorola 公司对 BGA 的别称(见 BGA)。

20、CQFP(quad flat package with guard ring)

中国电子网 [www.ec66.com](http://www.ec66.com) 转载

中国电子论坛 [www.ecbbs.com](http://www.ecbbs.com) 欢迎光临我们的网站

---

带保护环的四侧引脚扁平封装。塑料 QFP 之一，引脚用树脂保护环掩蔽，以防止弯曲变形。在把 LSI 组装在印刷基板上之前，从保护环处切断引脚并使其成为海鸥翼状(L 形状)。这种封装在美国 Motorola 公司已批量生产。引脚中心距 0.5mm，引脚数最多为 208 左右。

21、H-(with heat sink)

表示带散热器的标记。例如，HSOP 表示带散热器的 SOP。

22、pin grid array(surface mount type)

表面贴装型 PGA。通常 PGA 为插装型封装，引脚长约 3.4mm。表面贴装型 PGA 在封装的底面有陈列状的引脚，其长度从 1.5mm 到 2.0mm。贴装采用与印刷基板碰焊的方法，因而也称为碰焊 PGA。因为引脚中心距只有 1.27mm，比插装型 PGA 小一半，所以封装本体可制作得不怎么大，而引脚数比插装型多(250~528)，是大规模逻辑 LSI 用的封装。封装的基材有多层陶瓷基板和玻璃环氧树脂印刷基数。以多层陶瓷基材制作封装已经实用化。

23、JLCC(J-leaded chip carrier)

J 形引脚芯片载体。指带窗口 CLCC 和带窗口的陶瓷 QFJ 的别称(见 CLCC 和 QFJ)。部分半导体厂家采用的名称。

24、LCC(Leadless chip carrier)

无引脚芯片载体。指陶瓷基板的四个侧面只有电极接触而无引脚的表面贴装型封装。是高速和高速 IC 用封装，也称为陶瓷 QFN 或 QFN - C(见 QFN)。

25、LGA(land grid array)

触点陈列封装。即在底面制作有阵列状态电极触点的封装。装配时插入插座即可。现已实用的有 227 触点(1.27mm 中心距)和 447 触点(2.54mm 中心距)的陶瓷 LGA，应用于高速逻辑 LSI 电路。

LGA 与 QFP 相比，能够以比较小的封装容纳更多的输入输出引脚。另外，由于引线的阻抗小，对于高速 LSI 是很适用的。但由于插座制作复杂，成本高，现在基本上不怎么使用。预计今后对其需求会有所增加。

26、LOC(lead on chip)

芯片上引线封装。LSI 封装技术之一，引线框架的前端处于芯片上方的一种结构，芯片的中心附近制作有凸焊点，用引线缝合进行电气连接。与原来把引线框架布置在芯片侧面附近的结构相比，在相同大小的封装中容纳的芯片达 1mm 左右宽度。

27、LQFP(low profile quad flat package)

薄型 QFP。指封装本体厚度为 1.4mm 的 QFP，是日本电子机械工业会根据制定的新 QFP 外形规格所用的名称。

28、L - QUAD

陶瓷 QFP 之一。封装基板用氮化铝，基导热率比氧化铝高 7~8 倍，具有较好的散热性。封装的框架用氧化铝，芯片用灌封法密封，从而抑制了成本。是为逻辑 LSI 开发的一种封装，在自然空冷条件下可容许 W3 的功率。现已开发出了 208 引脚(0.5mm 中心距)和 160 引脚(0.65mm 中心距)的 LSI 逻辑用封装，并于 1993 年 10 月开始投入批量生产。

29、MCM(multi-chip module)

多芯片组件。将多块半导体裸芯片组装在一块布线基板上的一种封装。根据基板材料可分为 MCM - L，MCM - C 和 MCM - D 三大类。

MCM - L 是使用通常的玻璃环氧树脂多层印刷基板的组件。布线密度不怎么高，成本较低。

MCM - C 是用厚膜技术形成多层布线，以陶瓷(氧化铝或玻璃陶瓷)作为基板的组件，与使用多层陶瓷基板的厚膜混合 IC 类似。两者无明显差别。布线密度高于 MCM - L。

MCM - D 是用薄膜技术形成多层布线，以陶瓷(氧化铝或氮化铝)或 Si、Al 作为基板的组件。布线密度在三种组件中是最高的，但成本也高。

30、MFP(mini flat package)

小形扁平封装。塑料 SOP 或 SSOP 的别称(见 SOP 和 SSOP)。部分半导体厂家采用的名称。

31、MQFP(metric quad flat package)

按照 JEDEC(美国联合电子设备委员会)标准对 QFP 进行的一种分类。指引脚中心距为 0.65mm、本体厚度为 3.8mm~2.0mm 的标准 QFP(见 QFP)。

32、MQAD(metal quad)

美国 Olin 公司开发的一种 QFP 封装。基板与封盖均采用铝材，用粘合剂密封。在自然空冷条件下可容许 2.5W~2.8W 的功率。日本新光电气工业公司于 1993 年获得特许开始生产。

33、MSP(mini square package)

QFI 的别称(见 QFI)，在开发初期多称为 MSP。QFI 是日本电子机械工业会规定的名称。

34、OPMAC(over molded pad array carrier)

模压树脂密封凸点陈列载体。美国 Motorola 公司对模压树脂密封 BGA 采用的名称(见 BGA)。

35、P - (plastic)

表示塑料封装的记号。如 PDIP 表示塑料 DIP。

36、PAC(pad array carrier)

凸点陈列载体，BGA 的别称(见 BGA)。

37、PCLP(printed circuit board leadless package)

印刷电路板无引线封装。日本富士通公司对塑料 QFN(塑料 LCC)采用的名称(见 QFN)。引脚中心距有 0.55mm 和 0.4mm 两种规格。目前正处于开发阶段。

38、PFPF(plastic flat package)

塑料扁平封装。塑料 QFP 的别称(见 QFP)。部分 LSI 厂家采用的名称。

39、PGA(pin grid array)

陈列引脚封装。插装型封装之一，其底面的垂直引脚呈陈列状排列。封装基材基本上都采用多层陶瓷基板。在未专门表示出材料名称的情况下，多数为陶瓷 PGA，用于高速大规模逻辑 LSI 电路。成本较高。引脚中心距通常为 2.54mm，引脚数从 64 到 447 左右。

为了降低成本，封装基材可用玻璃环氧树脂印刷基板代替。也有 64~256 引脚的塑料 PGA。另外，还有一种引脚中心距为 1.27mm 的短引脚表面贴装型 PGA(碰焊 PGA)。(见表面贴装型 PGA)。

40、piggy back

驮载封装。指配有插座的陶瓷封装，形关与 DIP、QFP、QFN 相似。在开发带有微机的设备时用于评价程序确认操作。例如，将 EPROM 插入插座进行调试。这种封装基本上都是定制品，市场上不怎么流通。

41、PLCC(plastic leaded chip carrier)

带引线的塑料芯片载体。表面贴装型封装之一。引脚从封装的四个侧面引出，呈丁字形，是塑料制品。美国德克萨斯仪器公司首先在 64k 位 DRAM 和 256kDRAM 中采用，现在已经普及用于逻辑 LSI、DLD(或程逻辑器件)等电路。引脚中心距 1.27mm，引脚数从 18 到 84。

J 形引脚不易变形，比 QFP 容易操作，但焊接后的外观检查较为困难。

PLCC 与 LCC(也称 QFN)相似。以前，两者的区别仅在于前者用塑料，后者用陶瓷。但现在已经出现用陶瓷制作的 J 形引脚封装和用塑料制作的无引脚封装(标记为塑料 LCC、PCLP、P-LCC 等)，已经无法分辨。为此，日本电子机械工业会于 1988 年决定，把从四侧引出 J 形引脚的封装称为 QFJ，把在四侧带有电极凸点的封装称为 QFN(见 QFJ 和 QFN)。

42、P - LCC(plastic teadless chip carrier)(plastic leaded chip currier)

有时候是塑料 QFJ 的别称，有时候是 QFN(塑料 LCC)的别称(见 QFJ 和 QFN)。部分 LSI 厂家用 PLCC 表示带引线封装，用 P - LCC 表示无引线封装，以示区别。

43、QFH(quad flat high package)

四侧引脚厚体扁平封装。塑料 QFP 的一种，为了防止封装本体断裂，QFP 本体制作得较厚(见 QFP)。部分半导体厂家采用的名称。

#### 44、QFI(quad flat I-leaded package)

四侧 I 形引脚扁平封装。表面贴装型封装之一。引脚从封装四个侧面引出，向下呈 I 字。也称为 MSP(见 MSP)。贴装与印刷基板进行碰焊连接。由于引脚无突出部分，贴装占有面积小于 QFP。

日立制作所为视频模拟 IC 开发并使用了这种封装。此外，日本的 Motorola 公司的 PLL IC 也采用了此种封装。引脚中心距 1.27mm，引脚数从 18 至 68。

#### 45、QFJ(quad flat J-leaded package)

四侧 J 形引脚扁平封装。表面贴装型封装之一。引脚从封装四个侧面引出，向下呈 J 字形。是日本电子机械工业会规定的名称。引脚中心距 1.27mm。

材料有塑料和陶瓷两种。塑料 QFJ 多数情况称为 PLCC(见 PLCC)，用于微机、门阵列、DRAM、ASSP、OTP 等电路。引脚数从 18 至 84。

陶瓷 QFJ 也称为 CLCC、JLCC(见 CLCC)。带窗口的封装用于紫外线擦除型 EPROM 以及带有 EPROM 的微机芯片电路。引脚数从 32 至 84。

#### 46、QFN(quad flat non-leaded package)

四侧无引脚扁平封装。表面贴装型封装之一。现在多称为 LCC。QFN 是日本电子机械工业会规定的名称。封装四侧配置有电极触点，由于无引脚，贴装占有面积比 QFP 小，高度比 QFP 低。但是，当印刷基板与封装之间产生应力时，在电极接触处就不能得到缓解。因此电极触点难于作到 QFP 的引脚那样多，一般从 14 到 100 左右。

材料有陶瓷和塑料两种。当有 LCC 标记时基本上都是陶瓷 QFN。电极触点中心距 1.27mm。

塑料 QFN 是以玻璃环氧树脂印刷基板基材的一种低成本封装。电极触点中心距除 1.27mm 外，还有 0.65mm 和 0.5mm 两种。这种封装也称为塑料 LCC、PCLC、P-LCC 等。

#### 47、QFP(quad flat package)

四侧引脚扁平封装。表面贴装型封装之一，引脚从四个侧面引出呈海鸥翼(L)型。基材有陶瓷、金属和塑料三种。从数量上看，塑料封装占绝大部分。当没有特别表示出材料时，多数情况为塑料 QFP。塑料 QFP 是最普及的多引脚 LSI 封装。不仅用于微处理器，门阵列等数字逻辑 LSI 电路，而且也用于 VTR 信号处理、音响信号处理等模拟 LSI 电路。引脚中心距有 1.0mm、0.8mm、0.65mm、0.5mm、0.4mm、0.3mm 等多种规格。0.65mm 中心距规格中最多引脚数为 304。日本将引脚中心距小于 0.65mm 的 QFP 称为 QFP(FP)。但现在日本电子机械工业会对 QFP 的外形规格进行了重新评价。在引脚中心距上不加区别，而是根据封装本体厚度分为 QFP(2.0mm~3.6mm 厚)、LQFP(1.4mm 厚)和 TQFP(1.0mm 厚)三种。

另外，有的 LSI 厂家把引脚中心距为 0.5mm 的 QFP 专门称为收缩型 QFP 或 SQFP、VQFP。但有的厂家把引脚中心距为 0.65mm 及 0.4mm 的 QFP 也称为 SQFP，至使名称稍有一些混乱。

QFP 的缺点是，当引脚中心距小于 0.65mm 时，引脚容易弯曲。为了防止引脚变形，现已出现了几种改进的 QFP 品种。如封装的四个角带有树脂缓冲垫的 BQFP(见 BQFP)；带树脂保护环覆盖引脚前端的 GQFP(见 GQFP)；在封装本体里设置测试凸点、放在防止引脚变形的专用夹具里就可进行测试的 TPQFP(见 TPQFP)。

在逻辑 LSI 方面，不少开发品和高可靠品都封装在多层陶瓷 QFP 里。引脚中心距最小为 0.4mm、引脚数最多为 348 的产品也已问世。此外，也有用玻璃密封的陶瓷 QFP(见 Gerquad)。

#### 48、QFP(FP)(QFP fine pitch)

小中心距 QFP。日本电子机械工业会标准所规定的名称。指引脚中心距为 0.55mm、0.4mm、0.3mm 等小于 0.65mm 的 QFP(见 QFP)。

#### 49、QIC(quad in-line ceramic package)

陶瓷 QFP 的别称。部分半导体厂家采用的名称(见 QFP、Cerquad)。

#### 50、QIP(quad in-line plastic package)

塑料 QFP 的别称。部分半导体厂家采用的名称(见 QFP)。

#### 51、QTCP(quad tape carrier package)



中国电子网 [www.ec66.com](http://www.ec66.com) 转载

中国电子论坛 [www.ecbbs.com](http://www.ecbbs.com) 欢迎光临我们的网站

---

四侧引脚带载封装。TCP 封装之一，在绝缘带上形成引脚并从封装四个侧面引出。是利用 TAB 技术的薄型封装(见 TAB、TCP)。

52、QTP(quad tape carrier package)

四侧引脚带载封装。日本电子机械工业会于 1993 年 4 月对 QTCP 所制定的外形规格所用的名称(见 TCP)。

53、QUIL(quad in-line)

QUIP 的别称(见 QUIP)。

54、QUIP(quad in-line package)

四列引脚直插式封装。引脚从封装两个侧面引出，每隔一根交错向下弯曲成四列。引脚中心距 1.27mm，当插入印刷基板时，插入中心距就变成 2.5mm。因此可用于标准印刷线路板。是比标准 DIP 更小的一种封装。日本电气公司在台式计算机和家电产品等的微机芯片中采用了些种封装。材料有陶瓷和塑料两种。引脚数 64。

55、SDIP (shrink dual in-line package)

收缩型 DIP。插装型封装之一，形状与 DIP 相同，但引脚中心距(1.778mm)小于 DIP(2.54mm)，因而得此称呼。引脚数从 14 到 90。也有称为 SH - DIP 的。材料有陶瓷和塑料两种。

56、SH - DIP(shrink dual in-line package)

同 SDIP。部分半导体厂家采用的名称。

57、SIL(single in-line)

SIP 的别称(见 SIP)。欧洲半导体厂家多采用 SIL 这个名称。

58、SIMM(single in-line memory module)

单列存储器组件。只在印刷基板的一个侧面附近配有电极的存储器组件。通常指插入插座的组件。标准 SIMM 有中心距为 2.54mm 的 30 电极和中心距为 1.27mm 的 72 电极两种规格。在印刷基板的单面或双面装有用 SOJ 封装的 1 兆位及 4 兆位 DRAM 的 SIMM 已经在个人计算机、工作站等设备中获得广泛应用。至少有 30 ~ 40% 的 DRAM 都装配在 SIMM 里。

59、SIP(single in-line package)

单列直插式封装。引脚从封装一个侧面引出，排列成一条直线。当装配到印刷基板上时封装呈侧立状。引脚中心距通常为 2.54mm，引脚数从 2 至 23，多数为定制产品。封装的形状各异。也有的把形状与 ZIP 相同的封装称为 SIP。

60、SK - DIP(skinny dual in-line package)

DIP 的一种。指宽度为 7.62mm、引脚中心距为 2.54mm 的窄体 DIP。通常统称为 DIP(见 DIP)。

61、SL - DIP(slim dual in-line package)

DIP 的一种。指宽度为 10.16mm，引脚中心距为 2.54mm 的窄体 DIP。通常统称为 DIP。

62、SMD(surface mount devices)

表面贴装器件。偶而，有的半导体厂家把 SOP 归为 SMD(见 SOP)。

63、SO(small out-line)

SOP 的别称。世界上很多半导体厂家都采用此别称。(见 SOP)。

64、SOI(small out-line I-led package)

I 形引脚小外型封装。表面贴装型封装之一。引脚从封装两侧引出向下呈 I 字形，中心距 1.27mm。贴装占有面积小于 SOP。日立公司在模拟 IC(电机驱动用 IC)中采用了此封装。引脚数 26。

65、SOIC(small out-line integrated circuit)

SOP 的别称(见 SOP)。国外有许多半导体厂家采用此名称。

66、SOJ(Small Out-Line J-Leaded Package)

J 形引脚小外型封装。表面贴装型封装之一。引脚从封装两侧引出向下呈 J 字形，故此得名。通常为塑料制品，多数用于 DRAM 和 SRAM 等存储器 LSI 电路，但绝大部分是 DRAM。用 SOJ

中国电子网 [www.ec66.com](http://www.ec66.com) 转载

中国电子论坛 [www.ecbbs.com](http://www.ecbbs.com) 欢迎光临我们的网站

---

封装的 DRAM 器件很多都装配在 SIMM 上。引脚中心距 1.27mm，引脚数从 20 至 40(见 SIMM)。

67、SQL(Small Out-Line L-leaded package)

按照 JEDEC(美国联合电子设备工程委员会)标准对 SOP 所采用的名称(见 SOP)。

68、SONF(Small Out-Line Non-Fin)

无散热片的 SOP。与通常的 SOP 相同。为了在功率 IC 封装中表示无散热片的区别，有意增添了 NF(non-fin)标记。部分半导体厂家采用的名称(见 SOP)。

69、SOF(small Out-Line package)

小外形封装。表面贴装型封装之一，引脚从封装两侧引出呈海鸥翼状(L 字形)。材料有塑料和陶瓷两种。另外也叫 SOL 和 DFP。

SOP 除了用于存储器 LSI 外，也广泛用于规模不太大的 ASSP 等电路。在输入输出端子不超过 10~40 的领域，SOP 是普及最广的表面贴装封装。引脚中心距 1.27mm，引脚数从 8~44。另外，引脚中心距小于 1.27mm 的 SOP 也称为 SSOP；装配高度不到 1.27mm 的 SOP 也称为 TSOP(见 SSOP、TSOP)。还有一种带有散热片的 SOP。

70、SOW (Small Outline Package(Wide-Jype))

宽体 SOP。部分半导体厂家采用的名称。

“中国电子技术信息网”（简称“中国电子网”）是一个专业的电子技术网站，是一个提供全面电子信息平台。我们以电子技术为核心，面向工程师的需求选取了大量技术文章与资料；同时我们以信息服务为目标，为业界提供全面的最新的行业动态和市场信息。

我们的宗旨是务实、求是、渊博。我们选取资料以实用为标准，坚决杜绝泛泛而谈或花而不实的素材出现。我们立题广而不滥，每个专题都是以网友关心的具体技术来设立。我们慎重处理每位网友的意见与需求，力求为大家提供完善的服务。

[www.EC66.com](http://www.EC66.com)