

全遥控数字音量控制的 D 类功率放大器

福星电子网

提供单片机学习板，开发板，最小系统板；超声波测距实验应用板，各类
器件仪表，详情请访问网站 <http://www.fxdzw.com>

引言

几十年来在音频领域中，A类、B类、AB类音频功率放大器一直占据“统治”地位，其发展经历了这样几个过程：所用器件从电子管、晶体管到集成电路过程；电路组成从单管到推挽过程；电路形成从变压器输出到OTL、OCL、BTL形式过程。其基本类型是模拟音频功率放大器，它的最大缺点是效率太低。全球音视频领域数字化的浪潮以及人们对音视频设备节能环保的要求，迫使人们尽快开发高效、节能、数字化的音频功率放大器，它应该具有工作效率高，便于与其他数字化设备相连接的特点。D类音频功率放大器是PWM型功率放大器，它符合上述要求。近几年来，国际上加紧了对D类音频功率放大器的研究与开发，并取得了一定的进展，几家著名的研究机构及公司已经试验性地向市场提供了D类音频功率放大器评估模块及技术。这一技术一经问世立即显示出其高效、节能、数字化的显著特点，引起了科研、教学、电子工业、商业界的特别关注，现在这一前沿的技术正迅猛发展，前景一片光明。

单片机有着体积小、功耗低、功能强、性能价格比高、易于推广应用等显著优点，在自动化装置、智能仪器仪表、过程控制、通信、家用电器等许多领域得到日益广泛的应用。在许多基于单片机的应用系统中，系统需要实现遥控功能，而红外遥控则是被采用较多的一种方法。红外遥控是通过红外管发送红外遥控编码对其设备进行控制的，不同设备的遥控发送的红外遥控编码都是不同的。由于红外无线解决了有线连接的许多不便，因而受到了家电设备厂商、电脑外围设备商、以及通信设备厂商的高度重视。

如果将遥控技术、单片机与D类音频功率放大器结合起来，那么得到的产品将是非常前沿的。本次设计就是全遥控数字音量控制的D类功率放大器。

1 功放的基本知识

1.1 功放的分类

传统的功率放大器主要有A类(甲类)、B类(乙类)和AB(甲乙类)，除此之外，还有工作在开关状态下的D类(丁类)功放。

1.2 功放的工作原理及特点概述

A类功率放大器在整个输入信号周期内都有电流连续流过功率放大器件，其晶体管总是工作在放大区，并且在输入信号的整个周期内晶体管始终工作在线性放大区域，它的优点是输出信号的失真比较小，缺点是输出信号的动态范围小、效率低，理想情况下其效率为50%，考虑到晶体管的饱和压降及穿透电流造成的损耗，A类功率放大器的最高效率仅为45%左右。

B类功率放大器在整个输入信号周期内功率器件的导通时间为50%，因为其晶体管只在输入信号的正半周工作在放大区，在输入信号的负半周是截止的。它的优点是效率理想情况下可达78.5%，比A类的提高了很多，其缺点是非线性失真却比甲类功放大，而且会产生交越失真，增加噪声。

AB类(甲乙类)功率放大器是以上两种放大器的结合，使每个功率器件的导通时间

在50 %~100 %。此类放大器目前最为流行,它兼顾了效率和失真两方面的性能指标,在设计该功率放大器时要设置功率晶体管的静态偏置电路,使其工作在甲乙类状态。这类功放失真小于乙类功放,但其效率比乙类功放要低一些。

D类功率放大器又叫开关型功率放大器,现在又有人称之为数字功率放大器。它利用晶体管的高速开关特性和低的饱和压降的特点,效率很高,理论上可以达到100%,实际上可以达到90%。此电路不需要严格的对称,也不需要复杂的直流偏置和负反馈,使稳定性大大提高。用同样的功耗的管子可得到比AB类放大器高4倍功率的输出。

D类功放的功率器件受一高频脉宽调制(PWM)脉冲信号的控制,使其工作在开关状态,理论上其效率可达100%。因此能极大地降低能源损耗,减小放大器体积,在体积、效率和功耗上要求较高的场合具有很大的优势。另外,现代保真音响系统常采用数字音频设备如CD、DAT(digital audio tape),近年发展起来的DVD、计算机多媒体设备、MP3等也都是数字音频信号源。数字音频信号采用脉冲编码调制技术(PCM),信号分辨率通常为12位或16位,采样频率为44.1KHZ(CD)或48KHZ(DAT)。由于数字信号在存储、传输和数据出来上的优点,使人们开始追求数字式功放代替传统的模拟功放,这也使得D类功率放大器受到更大的关注。D类放大器虽然具有很高的效率,但由于功率晶体管的开关工作方式,D类放大器引入的失真通常大于线性放大器,这是目前D类放大器在音频放大领域并未得到广泛应用的主要原因。随着半导体及微电子制造技术的不断发展,高速、大功率器件已越来越多,人们对音频功率放大器的要求更加趋向高效、节能和小型化,所以D类(丁类)音频功率放大器越来越受到人们的重视。

1.3 D类功率放大器的特点

- (1) 效率高,产生的热量少

图1-1 D类功放与AB类功放的效率比较

- (2) 节能、数字化、体积小、重量轻
- (3) D类功放与AB类功放的效率比较

比较条件:电源电压24V,负载4欧,1000HZ,连续输出,整机效率

- (4) 失真较大

D类功放的失真比较起其他几类功放来说,其失真较大,这也是D类功放一直以来都未投入市场的主要原因之一。但由于近年来对该类功放的保真度的大力研究,使得D类功放成为最近几年内的热门研究重点。

输出功率 (W)	D类音频功率放大器	模拟音频功率放大器
----------	-----------	-----------

表1-1 D类功放与AB类功放的比较

2 电路系统方案设计

	效率 (%)	热功耗 (W)	效率 (%)	热功耗 (W)
72	97	2	72	26
36	96	1.5	50	36

2.1 设计构思

本设计是利用 Ti 公司全 D 类音频功放芯片 TPA3004D2 和 MCS51 系列微处理器设计红外线遥控的数字音量控制立体声音频功率放大器。TPA3004D2 是 D 类立体声音频功率放大芯片，具有每通道 12W 的功率输出，本方案将使立体声音量由直流电压实现 - 40 dB 到 36 dB 增益范围调节。我们知道要很好地设计一个电路，必须在设计之前对此电路中所用到的器件的功能特性能够有一个全面的了解。在下面的介绍中将会先对两大模块进行说明，然后对模块中用到了 8051 单片机、EEPROM24C04、红外一体接收头、D/A 转换器 MAX541 及 D 类功放芯片 TPA3004D2 的功能特性、工作原理及电路连接进行阐述。由于部分器件某些功能特性不常用或本电路没用到，在此就不多介绍。因为我们做事情就应该统领全局、抓住重点。

2.2 电路总体框图

电路总体框图如下图:

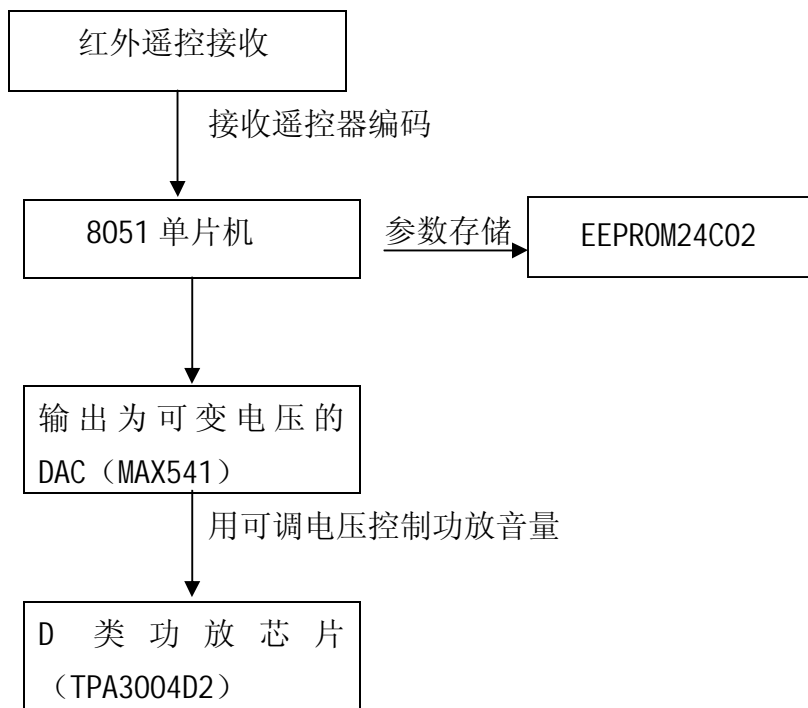


图 2-1 电路设计总体框图

3 电路原理图介绍

由于本课题涉及内容较多，并且为了让读者能更明了设计的流程，本电路原理图分两大模块介绍，分别为单片机模块与 D 类功放模块。

3.1 单片机模块介绍

单片机是为了实现控制功能而设计的一种微型计算机，是计算机的进一步微型化。它的应用首先是控制功能，即在于实现计算机控制。其实现手段采用嵌入方式，即嵌入到对象环境中作为一个智能化控制单元。由于被控对象种类繁多，其应用也非常广泛，比如工业控制领域、家用电器领域、办公自动化领域、商业流通领域、汽车电子及航空航天电子等等。它的应用也从根本上改变了传统控制系统设计思想和设计方法，取代以微控制技术来实现，这是一个全新的概念。随着单片机应用技术的推广普及，微控制技术必将不断发展、完善。

此部分电路实现的功能是由一体化红外接收头接收 5 米外遥控器的遥控代码，然后把遥控编码传送到单片机的中断输入口。

3.1.1 模块原理图

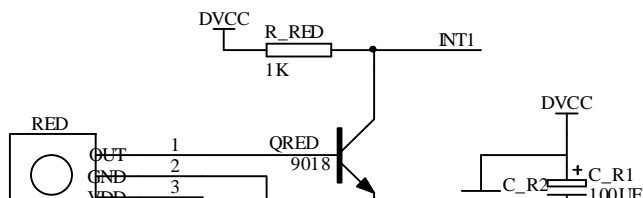


图 3-1 单片机模块原理图

3.1.2 红外一体接收头的功能特性及电路连接

(1) 红外遥控的概念及特点

所谓遥控，就是指对被控对象，按照所预定的意图对其内部参数、工作状态等进行远距离操纵。遥控技术公现代工农业生产、科研、国防等领域均有非常广泛的应用，随着现代科技的发展，它们的应用也越来越普遍。

现代遥控技术也十分普遍地应用于各类家电中，例如电视遥控、电灯遥控、电风扇遥控、空调遥控等。这类应用提高了家电的功能和档次，更重要的是给使用者带来极大的方便。设有遥控的电视，使用者不必离开座位，只需要使用手持红外遥控器就可以进行节目切换，以及对音量、对比度、亮度等的调节。

遥控的种类很多，若以遥控信息传送方式来区分，可以分为：有线遥控和无线遥控两大类，而无线遥控又包含了红外遥控、超声波遥控和无线电遥控三类。有线遥控和无线遥控可以达到很远的距离，而红外遥控和超声波遥控只能在十几米之内，因此多用于家电方面。

红外遥控是以红外线作为载体来传送遥控命令的。红外线的波长介于红光和微波之间，0.77—3UM 为近红外区，3—30UM 为中红外区，30—1000UM 为远红外区。红外线在通过云雾尘埃等充满悬浮粒子的物质时不易发生散射，有较强的穿透力，还具有不易受干扰，易于产生等优点，因此被广泛用语遥控装置。相比较前面两种遥控装置来看，红外遥控具有以下优点：

它是目前在世界范围内被广泛使用的一种无线连接技术，被众多的硬件和软件平台所支持：

- 通过数据电脉冲和红外光脉冲之间的相互转换实现无线的数据收发；
- 主要是用来取代点对点的线缆连接；
- 新的通讯标准兼容早期的通讯标准；
- 小角度，短距离，点对点直线数据传输，保密性强；
- 传输速率较高，目前 4M 速率的 FIR 技术已被广泛使用，16M 速率的 VFIR 技术已经发布；

- 不影响周边环境、不干扰其它电器设备。由于其无法穿透墙壁，所以不同房间的家用电器可使用通用的遥控器而不会产生相互干扰；电路调试简单，只要按给定电路连接无误，一般不需任何调试即可投入工作；编解码容易，可进行多路遥控。

(2) 红外一体接收头的功能特性

红外接收电路选用 Vishay 公司生产的专用红外接收模块 TSOP1738 或者

TSOP4838。该接收模块是一个三端元件，使用单电源+5V 电源，具有功耗低、抗干扰能力强、输入灵敏度高、对其它波长（950nm 以外）的红外光不敏感的特点，其引脚功能介绍如下：

- VCC 接系统的电源正极（+5V）；
- GND 接系统的地线（0V）；
- OUT 脉冲信号输出

通常接 CPU 的中断输入引脚（例如 8051 的 13 脚 INT1）。采取这种连接方法，软件解码既可以工作于查询方式，也可以工作于中断方式。

为保证红外接收模块 TSOP4838 接收的准确性，要求发送端载波信号的频率应尽可能接近 38kHz，因此在设计脉冲振荡器时，要选用精密元件并保证电源电压稳定。再有，发送的数位“0”至少要对应 14 个载波脉冲，这就要求传送的波特率不能超过 2400bps。利用上述红外收发电路构成的红外信道最大通信距离为 8m。

TSOP4838 的工作原理为：首先，通过红外光敏元件将接收到的载波频率为 38kHz 的脉冲调制红外光信号转化为电信号，再由前放大器和自动增益控制电路进行放大处理。然后，通过带通滤波器和进行滤波，滤波后的信号由解调电路进行解调。最后，由输出级电路进行反向放大输出。

- (1) 红外接收头在电路中有效地抑制了电源干扰。
- (2) 当电压低于 3.3V 时输出电压不能连续地支持外围电路。

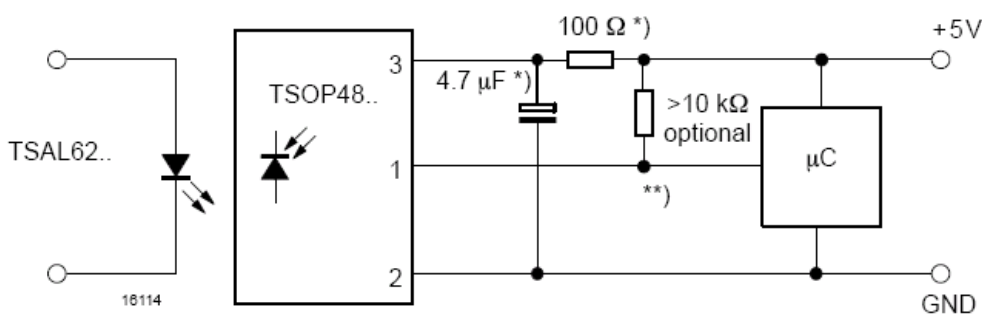


图 3-2 红外接收电路的典型应用

(3) 红外接收部分的电路连接

红外接收头的输出管脚 OUT 接到三极管 9018 的 B 极，目的是把接收信号放大，再把放大后的信号输入到单片机的中断口 INT1。电阻 R-RED 对红外接收头起保护作用，最右边两个电容起到滤波的作用。

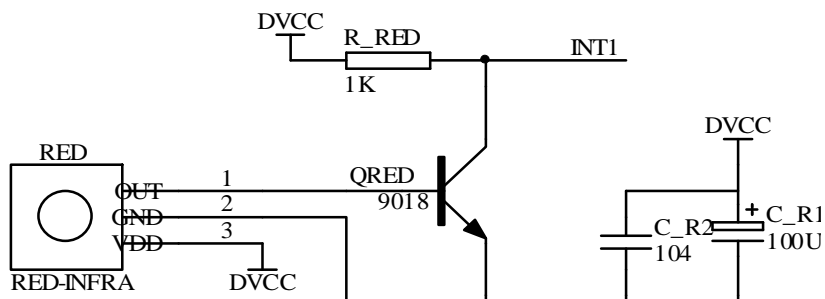


图 3-3 红外接收部分的电路连接

3.1.3 单片机 8051 的功能特性及电路连接

近些年来，单片机的发展速度很快，从有关资料提供的数据来看，单片机的产量已占整个微机(包括一般的微处理器)产量的 80%以上，在 1987 年达 90%。曾经占据 8 位微处理器产量约 1/3 的 Z80CPU，1985 年产量下降到 1800 万片，而 8 位单片机，1985 年上升到 2.1 亿片，随着社会的进步和科学技术的发展，单片机的发展及对单片机的需求和它在各个领域中的应用将得到进一步扩大。

本课题用到的 8051 单片机是 MCS-51 系列单片机的一种型号，MCS-51 系列单片机是美国 Intel 公司在 1980 年推出的一种高性能 8 位单片微型计算机。在 MCS-51 系列中，有两个子系列即 51 子系列和 52 子系列。在 51 子系列中，主要有 8031、8051、8751 三种同档次机型，它们的指令系统与芯片引脚完全兼容，仅片内程序存储器(ROM)大小有所不同。52 子系列是 51 系列的增强型，主要有 8032、8052 两种机型。与 51 子系列不同在于，片内数据存储器增至 256 个字节；片内程序存储器增至 8KB（8032 无片内程序存储器）；有 3 个 16 位定时器 / 计数器；有 6 个中断源。其它性能均与 51 子系列相同。它们可通过接口电路与外围设备相连构成可以完成各种控制功能的单片机系统。下面将会介绍此系列单片机的功能特性以及用到的 8051 单片机在设计中的电路连接。

(1) MCS-51 系列单片机的基本结构框图如下图示：

图 3-4 MCS-51 系列单片机的基本结构框图

(2) 51 系列系统主要功能特性:

- ① 1 个由运算器和控制器组成的 8 位微处理器(CPU);
- ② 128KB 的片内数据存储器(RAM), 用来存放运算的中间结果和最终结果; 4KB 的片内程序存储器(ROM), 可用来存放程序、一些原始数据和表格;
- ③ 21B 专用寄存器, 主要用来实现对内部功能部件的控制和数据运算; 扩展片外数据存储器的寻址范围可达到 64KB; 扩展片外程序存储器的寻址范围可达 64KB;
- ④ 4 个 8 位并行 I/O 接口 P0、P1、P2、P3, 既可用作输入, 也可用作输出;
- ⑤ 1 个全双工 UART(通用异步接收发送器)串行 I/O 接口, 可用于单片机之间或单片机与微机之间的串行通信;
- ⑥ 2 个 16 位定时器/计数器, 可用于根据确定的时间间隔或对外部事件计数的多少发出控制信号; 中断系统有 5 个中断源, 可编程为两个优先级;
- ⑦ 111 条指令, 含有乘法指令和除法指令;
- ⑧ 有很强的位寻址、位处理能力; 片内采用单总线结构;
- ⑨ 片内带振荡器, 振荡频率的范围为 1.2—12MHz, 可有输出;
- ⑩ 用单+5v 电源。

(3) MCS-51 单片机内部结构:

单片机内部各基本部件之间通过总线交换信息。所谓总线是信息流通的公共通道, 总线上的信息可以同时输送给几个部件, 但不允许几个信息同时输送给总线, 否则将产生信息冲突。总线按传送信息不同来分, 可分为数据总线(DB)、控制总线(CB)、地址总线(AB)。数据总线用于 CPU、存储器、输入/输出接口之间传送数据, 如从存储器取数到 CPU, 把运算结果从 CPU 送到外部设备等。数据总线是双向的, 控制总线是传送 CPU 发出的控制信号, 也可以是其它部件输入到微处理器的信息, 对于每一条控制线, 其传送方向是固定的。地址总线用来传输 CPU 发出的地址信息, 以选择需要访问的存储器和 I/O 接口电路。地址总线是单向的, 只能是 CPU 向外传送地址信息。单片机采用上述三组总线的连接方式, 常被称为三总线结构。MCS-51 内部各部分的功能简述如下:

- ① 微处理器(CPU)

微处理器又称 CPU，是单片机的控制和指挥中心，由运算器和控制器两大部分组成。

- 运算器

运算器以算术逻辑运算单元 ALU 为核心，含累加器 A、暂存器 1、暂存器 2、程序状态字 PSW、寄存器等许多部件。

- 控制器

控制器包括程序计数器 PC、指令寄存器 IR、指令译码器 ID、振荡器、定时电路及控制电路等部件，能根据不同的指令产生相应的操作时序和控制信号。

② 存储器配置概述

MCS-51 单片机，片内除了 CPU 之外，还有存储器。其中，片内只读存储器(ROM)用作程序存储器，在计算机工作时，事先存入已编好的各种程序、常数等信息；片内读写存储器(RAM)又称随机存储器，它的存储单元的内容根据需要既可随时读出也可写入，用作数据存储器，存放输入、输出数据和中间计算结果，或与外存交换信息，以及作为堆栈，在必要时可保存断点、保存现场。MCS-51 系列单片机内含有的存储器容量(以字节为单位)不够时，可以另外扩片外程序存储器或片外存储器。

(4) MCS-51 系列单片机引脚功能及一些简单电路介绍：

下图 2-3 为 MC-51 系列单片机引脚图及逻辑符号，各引脚功能如下：

图 3-5 MCS-51 系列单片机引脚图及逻辑符号

① 电源引脚 Vcc 和 Vss

V_{CC}(40 脚)：电源端，接+5V。

V_{SS}(20 脚)：接地端。

通常 V_{CC} 和 V_{SS} 之间应接高频和低频滤波电容。

② 时钟电路引脚 XTAL1 和 XTAL2

XTAL1(19 脚)：接外部石英晶体和微调电容一端，在片内它是振荡器倒相放大器的输入。若使用外部时钟时，该引脚必须接地。

XTAL2(18 脚)：接外部石英晶体和微调电容的另一端，在片内它是振荡器倒相放大器的输出。若使用外部时钟时，该引脚作为外部时钟的输入端。

图 2-4 为利用石英晶振作为时钟输入的电路图。石英晶振起振后要能在 XTAL2 线上输出一个 3V 左右的正弦波，使 MCS-51 片内的 OSC 电路按石英晶振相同频率自激振荡。通常，OSC 的输出时钟频率 f_{osc} 为 0.5—16MHz，典型值为 12MHz 或 11.0592MHz。电容 C₀₁ 和 C₀₂ 可以帮助起振，典型值为 30pf，调节它们可以达到微调 f_{osc} 的目的。

图 3-6 MCS—51OSC 晶振连接图

③ 控制信号引脚 ALE、PSEN、EA 和 RST

ALE / PROG(ADDRESS LATCH ENABLE / PROGRAMMING, 30 脚)：地址锁

存信号输出端。在存取片外存储器时，用于锁存低 8 位地址。当单片机上电正常工作后，ALE 端就周期性地以时钟振荡频率的 1 / 6 的固定频率向外输出正脉冲信号。此引脚的第二功能 PROG 是对片内带有 4K 字节 EPROM 的 8751 固化程序时，作为编程脉冲输入端。

PSEN(PROGRAM STORE ENABLE, 29 脚): 程序存储允许输出端。是片外程序存储器的读选通信号，低电平有效。

EA / V_{pp} (ENABLE ADDRSS / VOLTAGE PUL OF PROGRAMMING, 31 脚): 程序存储器地址允许输入端。当 EA 为高电平时，CPU 执行片内程序存储器指令，但当 PC 中的值超过 0FFFH 时，将自动转向执行片外程序存储器指令。当 EA 为低电平时，CPU 只执行片外程序存储器指令。在 8051 中，当对片内 EPROM 编程时，该端接 12V 的编程电压。

RST / VPD(9 脚): 复位信号输入端。高电平有效，在此输入端保持两个机器周期的高电平后，就可以完成复位操作。复位以后，P0—P3 口均为高电平，SP 指针重新赋值为 07H，PC 被赋值为 0000H。复位有自动上电复位和人工按钮复位两种，电路如图 2-5 所示。此外，该引脚还有掉电保护功能，若在该端接 +5V 备用电源，一旦在使用中 V_{cc} 突然消失(掉电)，则可以保护片内 RAM 中信息不丢失。

A 自动上电复位

B 人工复位

图 3-7 MCS-51 复位电路图

(5) MCS-51 单片机 I/O 口概述

MCS-51 单片机有 4 个 8 位并行输入/输出口，分别称为 P0、P1、P2 和 P3 口，每个口都是 8 位准双向口，这 4 个接口可以并行输入或输出 8 位数据，也可按位使用，即每一根输入/输出线都能独立作为输入或输出；每个端口都包括一个数据锁存器(即特殊功能寄存器 P0--P3)，一个输出驱动器和输入缓冲器。作输出时数据可以锁存，作输入时数据可以缓冲，但这四个通道的功能并不完全相同。

在无片外扩展存储器的系统中，这 4 个端口都可以作为准双向通用 I/O 口使用，但在具有片外扩展存储器的系统中，P2 口可用作输出高 8 位地址，P0 口作为双向总线，分时输出低 8 位地址和输入/输出数据。

图 3-8 P0 口的一位结构图

① P0 口(P0.0—P0.7, 39—32 脚):

P0 口是一个漏极开路的 8 位准双向 I/O 口，每位能驱动 8 个 LSTTL 负载，在访问片外存储器时，它分时作为 8 位地址线和 8 位双向数据线。当 P0 口作为普通输入口使用时，应先向口锁存器写“1”。

从图 2-6 可以看出，P0 口的输出驱动器中有两个场效应管，上面的管子导通，下面

的管子截止，输出为高电平；上面的管截止，下面的管导通，输出为低电平；上、下管均截止时输出浮空。P0 口的输出驱动器中含有一个多路电子开关，当其接至口锁存器-Q 端时，作为双向 I/O 口使用。将“1”写至口锁存器时，上、下管均为截止，输出浮空。一般这时应外上拉电阻，将口线拉至高电平。否则，P0 口输出的信号不确定。将“0”写至锁存器时，下管导通，输出低电平。作输入时，口锁存器应置“1”，保证从引脚读入的数据正确。

当多路开关接至地址/数据端时，P0 口作为地址/数据端口使用，分时输出外部存储器的低 8 位地址(A0—A7)和传送数据(D0—D7)。由于存储器在被访问期间要求地址信号一直有效，而 P0 口是分时传输地址、数据信号，地址信号只在某个时间段出现，并非一直有效，所以需要由地址锁存允许信号 ALE 将低 8 位的地址锁存到外部地址锁存器中，接着 P0 口便输入/输出数据。P0 口输出的低 8 位地址来源于程序计数器 PC 低 8 位、数据指针 DPTR8 位、R1 或 R0。

图 3-9 P1 口的一位结构图

② P1 口(P1.0—P1.7, 1—8 脚):

P1 口是一个带内部上拉电阻的 8 位准双向 I/O 口。P1 口的每一位能驱动 4 个 LSTTL 负载，P1 口作为输入口使用时，应先向口锁存器写“1”。

输出时，将“1”写入 P1 口的某一位锁存器，则对应连接在-Q 上的场效应管截止，该位的输出由内部的上拉电阻将引脚拉成高电平，输出“1”。将“0”写入锁存器，则对应连接在-Q 上的场效应管导通，该位的引脚输出低电平，即输出“0”。

输入时，口锁存器必须置“1”，使输出场效应管截止，这时该位引脚由内部上拉电阻拉成高电平，也可以由外部电路拉成低电平。此时，引脚的状态由外接的输出设备的输出状态决定。CPU 读 P1 引脚的状态时，实际就是读外部输出设备的输出信息。P1 口作为输入线时，可以被任何 TTL 电路或 MOS 电路驱动。由于内部有上拉电阻，也可以被集电极开路或漏极开路的电路驱动。

图 3-10 P2 口的一位结构图

③ P2 口(P2.0—P2.7, 21—28 脚):

P2 口为准双向 I/O 口，有两种功能，对于内部拥有程序存储器，无须扩展外部 ROM 且无外部 ROM 的应用场合(无高 8 位地址需求)，P2 口可作为输入/输出口使用，直接与外部设备相连。P2 口也可用于系统扩展的地址总线口，输出地址总线的高 8 位 A8—A15。对于内部没有程序存储器的单片机(如 8031)，一般情况下只能作为系统扩展的高 8 位地址总线输出口。而不能作为与外部设备相连接的输入/输出口。

P2 口的输出驱动器有一个多路电子开关(MUX)，当 MUX 开关接至输出锁存器 Q 输出端时，P2 口作为第一功能输出线，与 P1 口的功能相似；当 MUX 开关接至地址端时，

P2 口的状态由 CPU 送出的地址确定：访问程序存储器时，地址来源于程序计数器 PC 的高 8 位，输出地址 A8—A15；访问数据存储器或 I/O 设备时，地址来源于数据指针 DPTR 的高 8 位 DPH，特殊的采用间址寄存器 R1 或 R0 时，则 P2 口保持原有的地址信息不变。

图 3-11 P3 口的一位结构图

④ P3 口(P3.0—P3.7, 10—17 脚):

P3 口为准双向多功能 I/O 口,可以分别定义为第一功能输入/输出线或第二功能输入/输出线。当 P3 口定义为第一功能输入/输出线时,第二功能输出线总是高电平。此引脚输出电平取决于口锁存器的状态,当输出“1”时,写入口锁存器的数据从 Q 端输出,使输出场效应管截止,引脚由上拉电路拉成高电平;当输出“0”时,写入口锁存器的数据从 Q 端输出,使输入场效应管导通,引脚输出低电平。同样,P3 口的某一位作为输入线时,该位口锁存器应保持“1”,使输出场效应管截止,引脚状态由外部输入电平所确定。

当 P3 口定义为第二功能输入输出线时,该位的口锁存器必须保持“1”,输出场效应管的状态由第二功能输出确定。P3 口的第二功能定义如下:

P3.0	RXD (串行输入口)
P3.1	TXD(串行输出口)
P3.2	INT0(外部中断 0 输入口)
P3.2	INT1(外部中断 1 输入口)
P3.4	T0(定时器 0 外部输入口)
P3.5	T1(定时器 1 外部输入口)
P3.6	WR(写选通输出口)
P3.7	RD(读选通输出口)

3.1.4 EEPROM24C02 的功能特性及电路连接

(1) EEPROM 概述

EEPROM 是一种可用电气方法在线擦除和再编程的只读存储器。它既有 RAM 在联机操作中可读可改写的特性,又具有非易失性存储 ROM 在掉电后仍然能够保持所存储的数据的优点。写入的数据在常温下至少可以保持 10 年。

EEPROM 芯片有两类接口:并行接口和串行接口芯片。并行接口 EEPROM 一般相对容量大、速度快、功耗大和价格贵,但读写方法简单。串行 EEPROM 芯片的特点是体积小、功耗低、价格便宜,使用中占用系统的信号线较少;但相对工作速度慢,读写方法稍许复杂些。对于那些需要存放有时需要改变特征代码或参数的系统,通常所需要的字节和写入的次数不会很多,写入速度也没太高要求,这种情况下采用串行 EEPROM 是非常合适的。

(2) 24C02 的特点简介

24C02 (A) 是一种采用 CMOS 工艺制成的 128/256/512/1K/2K/4K/8K*8 位/14 位引脚的串行的可电擦除可编程只读存储器。自定时写周期包括自动擦除时间不超过 10MS, 典型时间为 5MS。而 MICROCHIP 公司的串行 EEPROM 的擦除和写入 1 个字节数据时间可缩短为 1 毫秒以下。串行 EEPROM 一般具有两种写入方式, 一种是字节写入, 一种是页写入, 允许在一个写周期内同时对 1 个字节到一页的若干字节进行编程写入, 一页的大小取决于芯片内页寄存器的大小, 不同公司的同种型号存储器的页寄存器可能不一样。例如 ATMEL 的 AT24C01/01A/02A 的页寄存器为 4B/8B/8B, 而 MICROCHIP 的 24C01/01A/02A 页寄存器都为 2B, 24AA01 页寄存器为 8B。擦除/写入周期寿命一般都已经达到 10 万次以上, 有的产品已经达到 1000 万次。

采用单一电源+5V+/-0.1V, 低功耗工作电流 1 毫安, 备用状态时只有 10 微安; 三态输出, 与 TTL 电平兼容。一般商业品工作温度范围为 0 度—70 度, 工业品为-40 度—85 度。这个系列的芯片有 8 引脚 DIP 封装、8 引脚 SOIC 封装形式, 一部分型号还有 14 引脚 SOIC 封装形式。

该系列芯片是二线制 I²C 串行 EEPROM 芯片, 有硬件写保护引脚 WP。

(3) 引脚说明

用于基本总线操作的引脚只有 SCL 和 SDA。其管脚定义如下:

SCL 串行时钟端。这个信号用于对输入和输出数据的同步, 写入串行 EEPROM 的数据用其上升沿同步, 输出数据用其下降沿同步。

SDA 串行数据 (/地址) 输入/输出端。这是串行双向数据输入/输出线。这个引脚是漏极开路驱动, 可以与任何数目的其他漏极开路或集电极开路的器件“线或”连接。

WP 写保护。这个引脚用于硬件数据保护功能, 当其接地时, 可以对整个存储器进行正常的读/写操作; 当其接电源时, 芯片就具有数据保护功能, 被保护部分因不同型号芯片而异。被保护的部分的读操作不受影响, 实际少年宫这时被保护部分就可以作为串行只读存储器使用。

A0、A1、A2 片选或页面选择地址输入。

VCC 电源电压接 5V

VSS 接地端

(3) 内部框图以及功能描述

24C02 的内部框图如下：

图 3-12 24C02 的内部框图结构

24C02 (A) /04A/08A/16A 支持 I²C 双向二线制串行总线及其传输规约，一般把传送数据到总线上的器件定义为发送器，接收数据的器件为接收器。串行 EEPROM 在系统中总是作为从机工作，总线必须由一片可以产生串行时钟（SCL）的住器件控制，通常这个住器件就是微处理器或者微控制器，控制总线访问和产生“启动”和“停止”信号。微处理器和 EEPROM 都可以作为发送器或者接收器，在对 EEPROM 进行写操作时，微处理器是发送器，串行 EEPROM 是接收器，而在读操作时，则刚好与之相反。

（4）EEPROM24C02 的电路连接

EEPROM24C02 的电路连接图如下：它在本设计中起到的作用是实现数据的掉电可存储功能。其中串行时钟端 SCL 和串行数据（/地址）输入/输出端 SDA 接到单片机的

P1 口。

图 3-13 EEPROM24C02 的电路连接

3.2 D 类功放模块介绍

利用Ti 公司全D类音频功放芯片TPS3004和MCS51系列微处理器设计红外线遥控的数字音量控制立体声音频功率放大器。TPS3004 D类立体声音频功率放大芯片具有每通道12W的功率输出，立体声音量由直流电压实现 - 40 dB to 36 dB增益范围调节，并能对用户设置参数实现掉电存储。

3.2.1 模块原理图

此原理图为设计电路的后半部分，此部分电路实现的功能是通过调节 DAC MAX541 的输出电压值以及调节两个电位器的阻值使它们的电压值为可调，从而达到控制 D 类功放音量的目的。

模块原理图如下：

图 3-14 D 类功放模块原理图

3.2.2 D/A 转换器 MAX541 的功能特性及电路连接

(1) MAX541 特点简介

MAX541 高精度 DAC 是美国 MAXIN 公司生产的串口输入，电压输出的 16 位数模转换器，其特点是采用三线串行接口，并且输入采用施密特触发器结构，内置上电复位功能，功耗为 1.5mW。工作于 +5 伏单电源，工作电流为 0.3mA 其电压输出范围是 0V 到 2.5V。由于具有很低的功耗，无须调整即可得到 16 位的精度，所以非常适合于工业控制及仪器仪表等应用。

(2) MAX541 的外观及引脚说明：

如图，MAX541 是 8 脚 DIP 和 SO 封装，

图3-15 MAX541的外观

引脚功能说明如下：

CS\	片选信号输入端；
VDD	接+5V电源端；
AGND	接模拟地端；
DGND	数字地端；
REF	参考电压输入端，接外部+2.5V电压；
SCLK	串行时钟输入端；
DIN	串行数据输入端；
OUT	数模转换电压输出端。

(3) MAX541 的工作原理

请看下表，此表很直观明了地说明了 MAX541 的工作原理。模拟输出电压 V_{OUT} 的范围可以由输入不同的数字代码来有规律地控制。当输入的 16 位数字代码为全零时输出电

压为0，当输入的16位数字代码为全1时输出电压约为VREF即2.5V。VOUT变化的规律是：16位数字代码由全0开始，每次加1一直到全1变化，对应的输出电压VOUT从0开始，每次增加VREF*（1/65536）。

数字输入代码	模拟输出电压值 VOUT
1111 1111 1111 1111	VREF* (65535/65536)
1000 0000 0000 0000	VREF* (32768/65536)
0000 0000 0000 0001	VREF* (1/65536)
0000 0000 0000 0000	0V

表 3-1 数字输入代码与输出电压值对应表

我们还关心一个原理，就是怎样把 16 位的数字代码输入 MAX541 里面。请看下图，当片选端信号 CS 选通后（低电平有效），串行时钟输入端的时钟信号开始生效，在时钟信号的上升沿数据会同步地传输并锁存到 DAC 的数据输入寄存器中。当 16 位数据传输完后 CS 置 1，然后进入下一轮的数据代码传输。

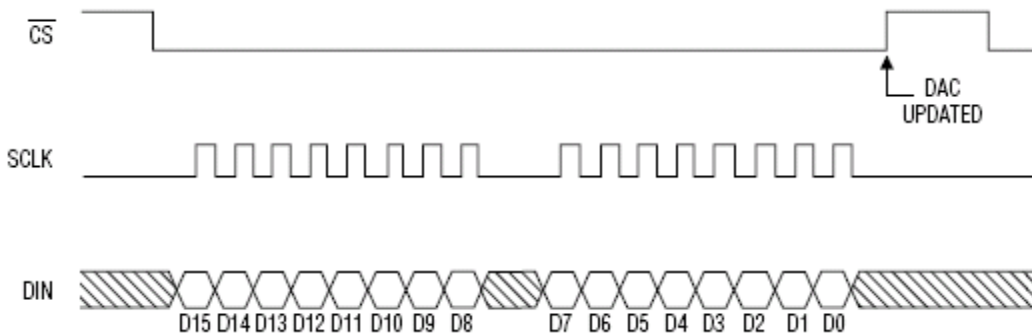


图 3-16

(4) MAX541 的电路连接

MAX541 在本设计中的电路连接见下图，让它外接+5V 电源，4、5、6 脚接单片机的 P1 口实现串口通信。模拟地 DGND 和数字地 AGND 相接构成地线系统，为了消除高频和低频干扰，必须在 REF 与地之间接入退耦电容。由图可以看出，MAX541 的输出电压及两个可调电位器分别接到了 D 类功放芯片的 11 (VOLUME)、10 (VARMAX) 和第 9 (VARDIFF) 脚，通过调节这三个管脚的输入电压就可以达到控制此 D 类功放音量的目的。至于是怎样控制的在下面将会详细介绍。

图 3-17 MAX541 的电路连接

3.2.3 D 类功放芯片 TPA3004D2 的功能特性及电路连接

(1) TPA3004D2 的特性

此D类立体声音频功率放大芯片具有每通道12W的功率输出，立体声音量由直流电压控制，可以实现从 - 40 dB 到 36 dB增益范围调节。

(2) TPA3004D2 的主要管脚功能

由于该芯片管脚较多，不可能也没必要一一说明其功能，下面就本设计所用到的管脚功能说明如下：

RINN (2)	右声道音频输入的负极
RINP (3)	右声道音频输入的正极
LINN (6)	左声道音频输入的负极
LINP (5)	左声道音频输入的正极
LOUTN (16、17)	左声道音频输出的负极（两管脚接在一起）
LOUTP (20、21)	左声道音频输出的正极（两管脚接在一起）
ROUTN (44、45)	右声道音频输出的负极（两管脚接在一起）
ROUTP (40、41)	右声道音频输出的正极（两管脚接在一起）
VARDIFF (9)	结合 VARMAX (10) 与 VOLUME (11) 对输出设置增益
VARMAX (10)	输入直流电压为 VAROUT 输出设置最大增益，（假如 VAROUT 没用到 VARMAX 就要接地线）
VOLUME (11)	在此管脚输入直流电压为 VAROUT 输出设置增益

(3) TPA3004D2 的外观

图 3-18 TPA3004D2 的外观

(4) TPA3004D2 的调制方案

调制方案在确定所需滤波器类型方面起着重要作用。传统的 D 类放大器需要 LC 滤波器，图 X 显示了采用的传统调制类型。在该方案中，当无信号输入时，差动 PWM 输出信号的占空比为 50%，这 50% 的占空比不生成可以听到的声音，因为平均波形为零。但它会从喇叭吸收并使用大量电流，产生不希望出现的功率损耗。现在，随着输入电压的增加，正极 OUT+ 的占空比也随之增加，负极 OUT- 的占空比则会减少。

就该类型的调制方案而言，应当采用二阶 BUTTREWORTH 低通滤波器。如图 X 所示，该滤波器用两个电感和三个电容作为典型的桥接式负载输出。该滤波器主要作为电感，在电压变换时使输出电流保持一致，这降低了少输入信号或无输入信号时的功耗。但是该类滤波器的主要缺陷是尺寸增加及额外的外部元件成本增加。由于扬声器既具有电阻性也具有电感性，而且 D 类放大器开关波形通过扬声器产生高电压，所以效率方面的提高将受到损失，从而导致较高的电源电流，也抵消了 D 类放大器带来的效率优势。

电感 L1 与 L2 以及电容 C1 构成差动滤波器使信号以 40DB /S 的斜率衰减。开关电流主要通过 C1、C2 及 C3，扬声器消耗的电流很小。

在 TI 新一代 D 类放大器 TPA3004D2 产品系列中，调制方案经过修改，只产生非常短的差动功率脉冲，以避免无输入信号时发生击穿。新的调制方案不再需要二阶 BUTTREWORTH 低通滤波器，从而可以大大减少系统成本以及设计方案的尺寸。由于新的调制方案的正负输出信号是同相的，因此负载的差动电压在大多数开关周期均为 0V。这极大地降低了开关电流，消除了负载中的功耗。

(5) TPA3004D2 的工作原理

实际上此芯片的音量控制是由 VOLUME (11)、VARDIFF (9) 以及 VARMAX (10) 这三个管脚控制的。这三个管脚输入的都是直流电压。原理如下图所示。当电压分别输入这三个管脚后 11 脚的电压 VOLUME 将会减去第九脚 VARDIFF 的电压，然后跟第十脚 VARMAX 上的电压做比较，假如第十脚 VARMAX 上的电压比之大则控制电压为 VOLUME (11) 与 VARDIFF (9) 的电压的差值：假如第十脚 VARMAX 上的电压比之小则控制电压为 VARMAX 上的电压，也就是说第十脚上的电压 VARMAX 是一个基准电压。

图 3-19 音量调节流程图

4 电路设计制作及调试

4.1 电路的设计制作

4.1.1 Protel 99se 简介

Protel 99se 是用于绘制电子制作的原理图和 PCB 图所用到的软件，它具有全面的工具、文档以及设计项目的组织功能，能够使用户轻松驾驭电子线路设计的全过程。它主要由两大部分组成：原理图设计系统 (Schematic99) 与印制电路板设计系统 (PCB99)，

前者主要用于电路原理图的设计，为印制电路板的设计打好基础；后者主要用于印制电路板的设计，产生最终的PCB文件，直接关系到电路板的生产。

4.1.2 实际制作电路的步骤

(1) 设计电路原理图 利用 Protel 99SE 的原理图设计系统绘制电路原理图，要充分利用各种原理图绘图工具和编辑功能。比如大部分元件在库里找得到，但是有些就必须自己新建库文件再进行编辑。

(2) 校对电路图 检查和校对电路原理图是很重要的，直接关系到下面的操作，只有保证所绘制的电路图正确无误或者尽量减少错误的产生，后面的工作才得以顺利进行。

(3) 生产网络表 SPICE netlist SPICE netlist 是连接原理图编辑器和 PCB 编辑器之间的桥梁和纽带，是自动布线的核心。将该网络表导入 PCB 编辑器过程中，原理图没有问题最好，还存在问题的话就要根据错误提示一个个检查直到所有错误都消除掉，然后就可以把元件导入 PCB 编辑器了。

(4) 对 PCB 板布局 元件导入 PCB 编辑器后就可以开始进行布局了，其实布局是一门学问，要靠平时的积累，生手跟熟手布出来的板在各方面比如可观性、稳定性上是完全不一样的。因为元件布局受到很多方面的影响，必须从结构、电磁干扰和将来布线的方便性等方面进行综合考虑。

(5) PCB 板的实际制作 对绘制好的 PCB 板图进行各种设计规则检查，如安全、间距和干扰等，以及网络检查(对照 SPICE netlist)后就可以进行实际的制作了。把图纸打印出来后用熨斗烫到覆铜的电路板上，然后腐蚀电路板，再钻孔，焊接元器件。注意元器件不能虚焊，要焊牢固。元器件焊完后检查各条线路是否导通就完成电路板的制作了。

4.1.3 印制电路板设计原则和抗干扰措施

印制电路板(PCB)是电子产品中电路元件和器件的支撑件。它提供电路元件和器件之间的电气连接。随着电子技术的飞速发展，PCB 的密度越来越高。PCB 设计的好坏对抗干扰能力影响很大。因此，在进行 PCB 设计时，必须遵守 PCB 设计的一般原则，并应符合抗干扰设计的要求。

(1) PCB 设计的一般原则

要使电子电路获得最佳性能，元器件的布且及导线的布设是很重要的。为了设计质量好、造价低的 PCB，应遵循以下一般原则：

首先，布局上要考虑 PCB 尺寸大小。PCB 尺寸过大时，印制线条长，阻抗增加，抗噪声能力下降，成本也增加；过小，则散热不好，且邻近线条易受干扰。在确定 PCB 尺寸后，再确定特殊元件的位置。最后，根据电路的功能单元，对电路的全部元器件进行布局。尽可能缩短高频元器件之间的连线，设法减少它们的分布参数和相互间的电磁干扰。易受干扰的元器件不能相互挨得太近，输入和输出元件应尽量远离。某些元器件或

导线之间可能有较高的电位差，应加大它们之间的距离，以免放电引出意外短路。带高电压的元器件应尽量布置在调试时手不易触及的地方。热敏元件应远离发热元件。根据电路的功能单元，对电路的全部元器件进行布局时，要按照电路的流程安排各个功能电路单元的位置，使布局便于信号流通，并使信号尽可能保持一致的方向。以每个功能电路的核心元件为中心，围绕它来进行布局。元器件应均匀、整齐、紧凑地排列在 PCB 上。尽量减少和缩短各元器件之间的引线和连接。位于电路板边缘的元器件，离电路板边缘一般不小于 2mm。电路板的最佳形状为矩形。长宽比为 3: 2 或 4: 3。电路板面尺寸大于 200x150mm 时，应考虑电路板所受的机械强度。

其次布线时注意输入输出端用的导线应尽量避免相邻平行。最好加线间地线，以免发生反馈藕合。印制导线的最小宽度主要由导线与绝缘基板间的粘附强度和流过它们的电流值决定。当铜箔厚度为 0.05mm、宽度为 1~15mm 时，通过 2A 的电流，温度不会高于 3℃，因此，导线宽度为 1.5mm 可满足要求。对于集成电路，尤其是数字电路，通常选 0.02~0.3mm 导线宽度。当然，只要允许，还是尽可能用宽线，尤其是电源线和地线。导线的最小间距主要由最坏情况下的线间绝缘电阻和击穿电压决定。对于集成电路，尤其是数字电路，只要工艺允许，可使间距小至 5~8mm。印制导线拐弯处一般取圆弧形，而直角或夹角在高频电路中会影响电气性能。此外，尽量避免使用大面积铜箔，否则，长时间受热时，易发生铜箔膨胀和脱落现象。必须用大面积铜箔时，最好用栅格状，这样有利于排除铜箔与基板间粘合剂受热产生的挥发性气体。

最后注意焊盘中心孔要比器件引线直径稍大一些。焊盘太大易形成虚焊。焊盘外径 D 一般不小于 $(d+1.2)$ mm，其中 d 为引线孔径。对高密度的数字电路，焊盘最小直径可取 $(d+1.0)$ mm。

(2) PCB 及电路抗干扰措施

印制电路板的抗干扰设计与具体电路有着密切的关系，这里仅就 PCB 抗干扰设计的几项常用措施做一些说明。

①电源线设计 根据印制线路板电流的大小，尽量加粗电源线宽度，减少环路电阻。同时，使电源线、地线的走向和数据传递的方向一致，这样有助于增强抗噪声能力。

②地线设计 地线设计的原则是：首先数字地与模拟地分开。若线路板上既有逻辑电路又有线性电路，应使它们尽量分开。低频电路的地应尽量采用单点并联接地，实际布线有困难时可部分串联后再并联接地。高频电路宜采用多点串联接地，地线应短而粗，高频元件周围尽量用栅格状大面积地箔。其次接地线应尽量加粗。若接地线用很细的线条，则接地电位随电流的变化而变化，使抗噪性能降低。因此应将接地线加粗，使它能通过三倍于印制板上的允许电流。如有可能，接地线应在 2~3mm 以上。再次是接地线要构成闭环路。只由数字电路组成的印制板，其接地电路布成团环路大多能提高抗噪声能力。

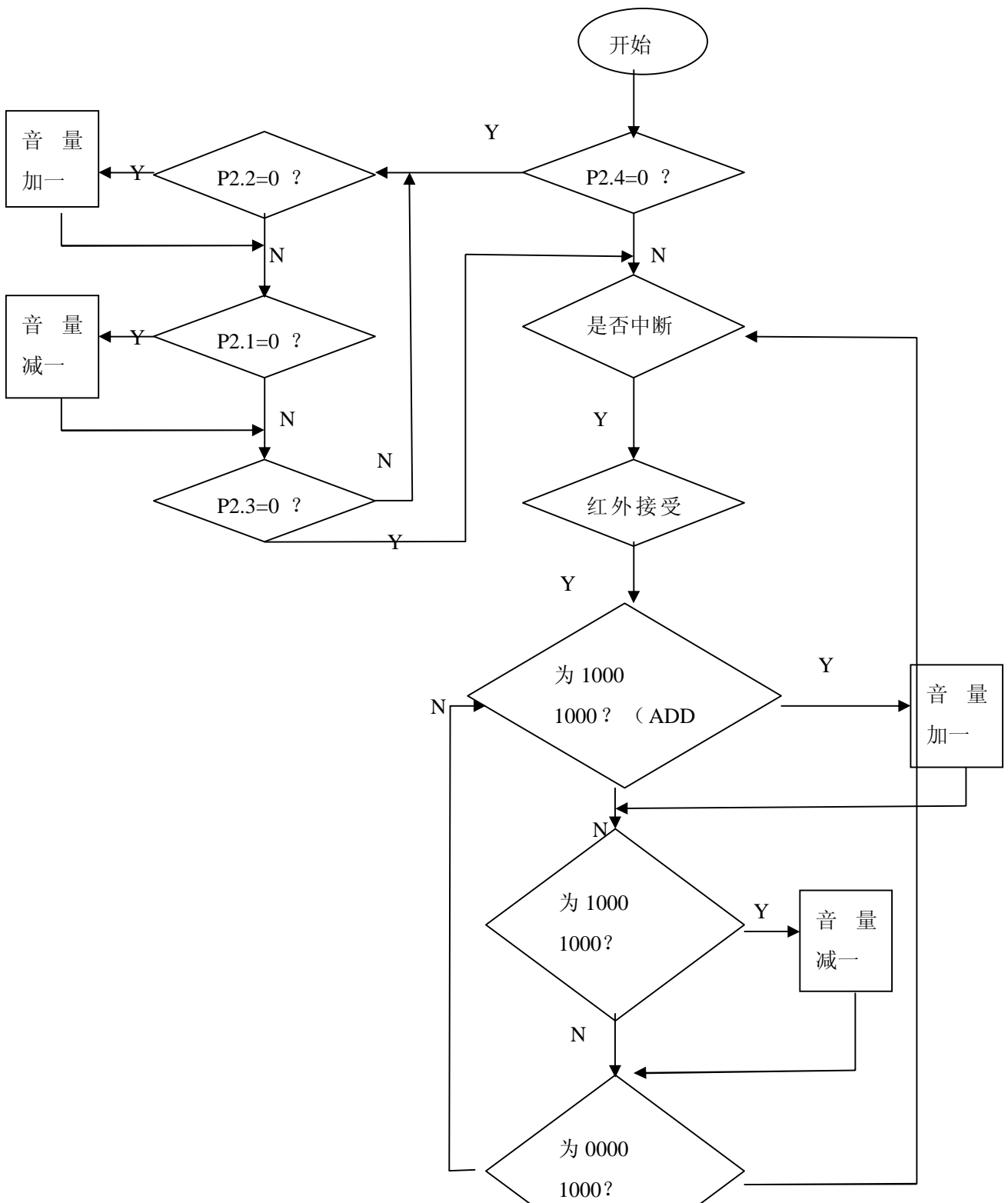
③退藕电容配置

PCB 设计的常规做法之一是在印制板的各个关键部位配置适当的退藕电容。退藕电容的一般配置原则是在电源输入端跨接 10 ~100 μ f 的电解电容器。如有可能，接 100 μ F 以上的更好。原则上每个集成电路芯片都应布置一个 0.01 μ F 的瓷片电容，如遇印制板空隙不够，可每 4-8 个芯片布置一个 1 ~ 10 μ F 的但电容。对于抗噪能力弱、关断时电源变化大的器件，如 RAM、ROM 存储器件，应在芯片的电源线和地线之间直接接入退藕电容。电容引线不能太长，尤其是高频旁路电容不能有引线。

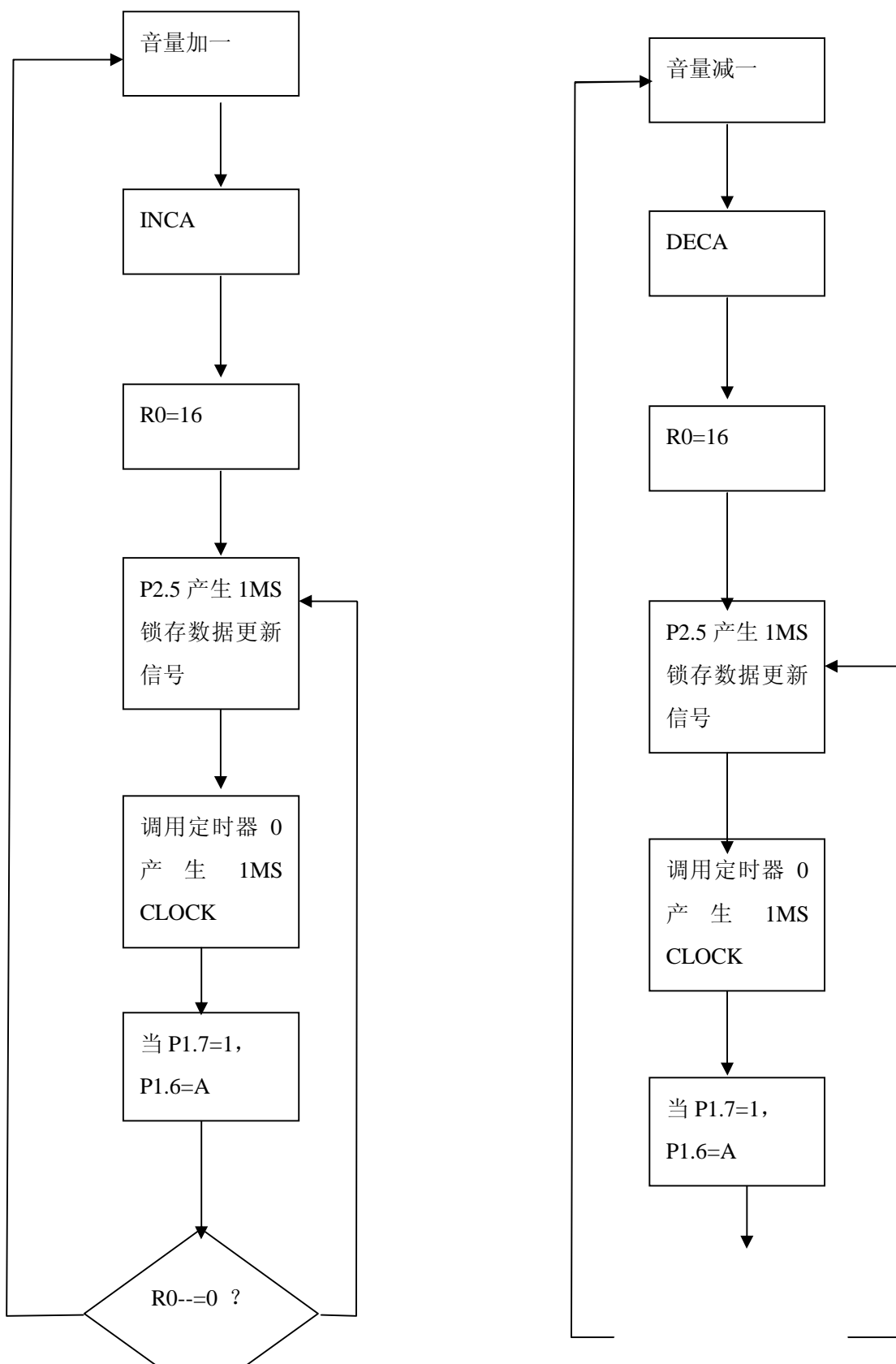
4.2 调试

电路板制作出来后的下一步就是调试了，调试实际上是对设计出来的电路的一个验证。调试受到的制约有各方面的因素，稍微粗心大意些都会影响结果。在调试之前必须对所有导线用万用表检验过是否有线路不通的情况出现。我刚调试时在保证线路都是导通后接上电源基本上没声音出来，检查了好几天，把所有元件上的工作参数都测试了一遍之后，确定所有元件都没坏后断定是输出音频的接口接错了。

4.3 程序流程图



Y





5 结论

通过这次的毕业设计，我最大的收获就是自己做出一个东西，结果如何不重要，因为这完全是通过自己制作的，并且本课题涉及的大部分内容是我以前所没有接触过的。但无论是软件还是硬件，仍有许多需要改进和完善的地方，也有许多可以扩展的地方。这次毕社给我的感受很深刻，总结起来可有一下几个方面：

以前的学习多重于理论方面，而且知识面不够宽，通过这次毕业设计，使我第一次系统全面的回顾了大学四年所有的课程：模拟电路、数字电路、编程等等 从中我还体会到了所学理论知识的重要性：知识掌握得越多，设计得就更全面、更顺利、更好。再有学会了怎样查阅资料和利用工具书。由于一个人不可能什么都学过，什么都懂，更加不可能一学就通，因此，当你在设计过程中需要用一些不曾学过的东西时，就要去有针对性地查找资料。

我经过这次系统的毕业设计，大致地了解了对一课题进行系统研究、设计及制作的全过程。这些认识使我们在将来的工作和学习当中都会有很大的帮助。在往后加以吸收利用，以提高自己的应用能力，而且还能增长自己见识补充最新的知识。毕业设计培养了严肃认真和实事求是的科学态度。而且培养了吃苦耐劳的精神以及严谨的作风，提高了交流沟通和团体协作能力。这些对我以后的工作都非常有帮助的。

参考文献

- [1] 马忠梅. 单片机的 C 语言应用程序设计[M]. 北京: 北京航空航天大学出版社, 1996.
- [2] 何立民. 单片机应用系统设计[M]. 北京航空航天大学, 1996.
- [3] 李 华. MCS—51 系列单片实用接口技术[M]. 北京: 北京航空航天大学出版社, 1993.
- [4] 何立民. 单片机应用技术选编(一)[M]北京: 北京航空航天大学出版社, 1993.
- [5] 梁 钥, 李爱齐. C 语言程序设计实用技术与程序实例[M]. 上海: 上海科普出版社, 1996.
- [6] 郭宽明. 单片机外围器件实用手册(数据传输接口器件分册)[M]. 北京: 北京航空航天大学出版社. 2002.
- [7] 李胡育. 单片机原理及接口技术[M]. 北京: 北京航空航天大学出版社, 1994.

- [8] 谢自美. 电子线路设计·实验·测试[M]. 武汉: 华中科技大学出版社, 2000.
- [9] 李东生等编著. Protel 99SE 电路设计技术入门与应用[M]. 2002 年 2 月第 1 版 .
- [10] 清源计算机工作室编著. Protel 99SE 电路设计与仿真[M]. 2001 年 5 月第 1 版 .
- [11] [美] Joe Camp Bell 编著. 串行通信 C 程序员指南[M]. 2000 年 8 月.
- [12] [美] Mark Nelson 著. 串行通信开发指南 (第二版) [M]. 潇湘工作室译. 出版日期: 2000 年 9 月第 1 版.
- [13] M. Morris Mano. Digital Design (Third Edition). Beijing: Higher Education Press, 2002.

附 录

程序如下:

```

ORG 0000H
    LJMP MAIN
    ORG 000BH; T0 的中断入口
    LJMP DVTO; 转向中断服务程序
    ORG 0013H
    LJMP DVT1
    ORG 0100H
    
```

```
MAIN: SETB P2.5; CS 初始化
      CLR P1.6; DIN 初始化
      CLR P1.7; SCLK 初始化
      CLR C; 位操作位初始化
      MOV A, #0FH; 音量寄存器初始化
      MOV R0, #8
      MOV R1, #00H
      MOV R2, #00H
DENG: JB P2.4, DENG ; 等待按键 SW1 被按下, 我们将 SW1 定义为音量启动端
      ACALL DELAY1
YLH:  JB P2.2, YLL; 检测按键 SW3 是否被按下, 我们将 SW3 定义为音量+
      ACALL DELAY2
      INC A
      AJMP TSQ1
YLL:  JB P2.1, ZHZ; 检测按键 SW4 是否被按下, 我们将 SW4 定义为音量-
      ACALL DELAY2
      DEC A
      AJMP TSQ1
ZHZ:  JB P2.3, YLH; 检测按键 SW2 是否被按下, 我们将 SW2 定义为音量终止端
      ACALL DELAY2
      AJMP DENG
TSQ1: CLR P2.5; 产生一个 1ms 锁存数据更新脉冲,
      ACALL DELAY1
      SETB P2.5
      ACALL DELAY1
      CLR P2.5; 选中片选端
      MOV TMOD, #00H; 设 T0 工作在方式 0
      MOV TH0, #0E0H; 装入初值, 产生 1K 的工作时钟
      MOV TLO, #18H
      SETB ET0; T0 开中断
      SETB TR0; 启动 T0
      SJMP $; 等待中断
DVT0: CPL P1.7; 时钟端取反
      RRC A
      MOV P1.6, C
```

```

    DJNZ RO, FANH; 检测是否循环 8 次
    CLR ETO; 关中断
    CLR TR0; 关定时器
    CLR P1.7
    AJMP MSB; 跳往高位数据写入
FANH: MOV TH0, #0E0H; 装入初值, 产生 1K 的工作时钟
    MOV TLO, #18H
    RETI
MSB: ACALL DELAY3
    MOV RO, #8; 再装循环初值
    CJNE A, #0FFH, TSQ2; 检测低八位是否为 0FFH, 若不是 MSB 不进位
    INC R1
    CLR A
TSQ2: MOV TMOD, #00H; 设 T0 工作在方式 0
    MOV TH0, #0E0H; 装入初值, 产生 1K 的工作时钟
    MOV TLO, #18H
    SETB ETO; T0 开中断
    SETB TR0; 启动 T0
    SJMP $; 等待中断
DVT1: CPL P1.7; 时钟端取反
    MOV R2, A
    MOV A, R1
    RRC A
    MOV P1.6, C
    DJNZ RO, FANHH; 检测是否循环 8 次
    MOV A, R2
    CLR ETO; 关中断
    CLR TR0; 关定时器
    AJMP MAIN; 跳回主程序
FANHH: MOV TH0, #0E0H; 装入初值, 产生 1K 的工作时钟
    MOV TLO, #18H
    RETI
DELAY1: MOV R6, #10 ; 1ms 延时
    L1: MOV R7, #100
    L2: DJNZ R7, L2
    
```

DJNZ R6, L1

RET

DELAY2: MOV R6, #50 ; 5ms 延时

D1: MOV R7, #100

D2: DJNZ R7, D2

DJNZ R6, D1

RET

DELAY3: MOV R6, #80 ; 8ms 延时

H1: MOV R7, #100

H2: DJNZ R7, H2

DJNZ R6, H1

RET

END